



<p>(51) 国際特許分類6 H05K 3/46</p>	<p>A1</p>	<p>(11) 国際公開番号 WO98/47331</p> <p>(43) 国際公開日 1998年10月22日 (22.10.98)</p>
<p>(21) 国際出願番号 PCT/JP98/01748</p> <p>(22) 国際出願日 1998年4月16日 (16.04.98)</p> <p>(30) 優先権データ 特願平9/99216 1997年4月16日 (16.04.97) JP</p> <p>(71) 出願人 (米国を除くすべての指定国について) 株式会社 東芝 (KABUSHIKI KAISHA TOSHIBA) [JP/JP] 〒210-0913 神奈川県川崎市幸区堀川町72番地 Kanagawa, (JP)</p> <p>(72) 発明者; および (75) 発明者/出願人 (米国についてのみ) 島田 修 (SHIMADA, Osamu) [JP/JP] 〒183-0027 東京都府中市本町2-16-12-1-202 Tokyo, (JP) 福岡義孝 (FUKUOKA, Yoshitaka) [JP/JP] 〒192-0352 東京都八王子市大塚293-64-26-3 Tokyo, (JP) 高木昭彦 (TAKAGI, Akihiko) [JP/JP] 〒349-0101 埼玉県蓮田市黒浜1743 Saitama, (JP) 笹岡賢司 (SASAOKA, Kenji) [JP/JP] 〒228-0015 神奈川県座間市南栗原3-15-27 Kanagawa, (JP)</p>		<p>(74) 代理人 弁理士 須山佐一 (SUYAMA, Saichi) 〒101-0046 東京都千代田区神田多町2丁目1番地 神田東山ビル Tokyo, (JP)</p> <p>(81) 指定国 JP, KR, US.</p> <p>添付公開書類 国際調査報告書</p>
<p>(54) Title: WIRING BOARD, WIRING BOARD FABRICATION METHOD, AND SEMICONDUCTOR PACKAGE</p> <p>(54) 発明の名称 配線基板、配線基板の製造方法、および半導体パッケージ</p> <p>(57) Abstract A wiring board provided with a line (1), a shield pattern (2) formed in parallel with the line (1), a conductor layer (4) formed so as to face the line (1) and the shield pattern (2) through an insulating layer (3), a conductor layer (6) formed so as to face the line (1) and the shield pattern (2) through an insulating layer (5), and conductive pillars (7a, 7b) for connecting the conductor layer (4) to the conductor layer (6). The conductive pillars (7a, 7b) are connected to each other through the shield pattern (2). In the above structure, by supplying the ground potential to the shield pattern (2), conductor layers (4, 6), and conductive pillars (7a, 7b), an electromagnetic field is blocked in the direction where the line (1) extends over 360° about the line (1).</p> <div data-bbox="690 1281 1380 1638"> </div>		

(57)要約

この配線基板は、線路 1 と、この線路 1 と略平行に配設されたシールドパターン 2 と、線路 1 およびシールドパターン 2 と絶縁層 3 を介して対向するように配置された導体層 4 と、線路 1 およびシールドパターン 2 と絶縁層 5 を介して対向するように配置された導体層 6 と、導体層 4 と導体層 6 とを接続する導電性ピラー 7 a、7 b とを備えている。この例ではこれら導電性ピラー 7 a と導電性ピラー 7 b とはシールドパターン 2 を介して接続している。このような構成を採用し、シールドパターン 2、導体層 4、6、導電性ピラー 7 a、7 b へ接地電位を供給することにより、線路 1 の伸長方向に沿って、その周囲 360° にわたって電磁場を遮蔽することができる。

7

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AL	アルバニア	FI	フィンランド	LR	リベリア	SK	スロヴァキア
AM	アルメニア	FR	フランス	LS	レソト	SL	シエラ・レオネ
AT	オーストリア	GA	ガボン	LT	リトアニア	SN	セネガル
AU	オーストラリア	GB	英国	LU	ルクセンブルグ	SZ	スワジランド
AZ	アゼルバイジャン	GD	グレナダ	LV	ラトヴィア	TD	チャード
BA	ボスニア・ヘルツェゴビナ	GE	グルジア	MC	モナコ	TG	トーゴ
BB	バルバドス	GH	ガーナ	MD	モルドヴァ	TJ	タジキスタン
BE	ベルギー	GM	ガンビア	MG	マダガスカル	TM	トルクメニスタン
BF	ブルキナ・ファソ	GN	ギニア	MK	マケドニア旧ユーゴスラヴィア	TR	トルコ
BG	ブルガリア	GW	ギニア・ビサウ		共和国	TT	トリニダード・トバゴ
BJ	ベナン	GR	ギリシャ	ML	マリ	UA	ウクライナ
BR	ブラジル	HR	クロアチア	MN	モンゴル	UG	ウガンダ
BY	ベラルーシ	HU	ハンガリー	MR	モーリタニア	US	米国
CA	カナダ	ID	インドネシア	MW	マラウイ	UZ	ウズベキスタン
CF	中央アフリカ	IE	アイルランド	MX	メキシコ	VN	ヴェトナム
CG	コンゴ	IL	イスラエル	NE	ニジェール	YU	ユーゴスラビア
CH	スイス	IS	アイスランド	NL	オランダ	ZW	ジンバブエ
CI	コートジボアール	IT	イタリア	NO	ノルウェー		
CM	カメルーン	JP	日本	NZ	ニュージーランド		
CN	中国	KE	ケニア	PL	ポーランド		
CU	キューバ	KG	キルギスタン	PT	ポルトガル		
CY	キプロス	KP	北朝鮮	RO	ルーマニア		
CZ	チェコ	KR	韓国	RU	ロシア		
DE	ドイツ	KZ	カザフスタン	SD	スーダン		
DK	デンマーク	LC	セントルシア	SE	スウェーデン		
EE	エストニア	LI	リヒテンシュタイン	SG	シンガポール		
ES	スペイン	LK	スリ・ランカ	SI	スロヴェニア		

明 細 書

配線基板、配線基板の製造方法、および
半導体パッケージ

技術分野

本発明は複数の配線層を有する配線基板に関し、特に電磁障害の小さな配線基板に関する。また生産性が高く、高密度実装に的した構造を有する配線基板に関する。

また本発明は配線基板の製造方法に関し、特に高密度実装に適した配線基板を高い生産性で製造することができる配線基板の製造方法に関する。

さらに本発明は半導体パッケージに関し、特に電磁障害が小さな半導体パッケージに関する。また集積度の高い半導体素子を搭載した半導体パッケージに関する。

背景技術

近年、配線基板の高機能化が進展している。これは例えば半導体素子等の半導体装置を配線基板上に搭載するにあたり、半導体装置の高機能化、高集積化に対応してシステムレベルでの高密度化・高機能化要求が生じているためである。このような半導体装置を搭載するためには、配線基板に各種の機能を持たせる必要がでてきている。例えば、半導体装置自体の高密度化、多ピン化に対応して、半導体装置とこれを実装する配線基板間の接続ピッチの微細化、配線基板自体の配線ピッチ（L/S）の微細化が要求される。

従来のプリント配線基板は、その製造方法から層間接続のためのスル

一ホールによって配線領域が少なくなるという欠点を有していた。これは、層間接続のスルーホールを形成する場合に穴あけするため、必要な層以外の層まで穴をあけてしまい、その穴が他の配線層の配線領域を少なくしてしまうという問題である。このような課題を解決するため、層間接続を必要な層のみに選択的に行うことができる配線基板も提案されている。

このような配線基板の1つにI V H基板があるが、これは従来と同様のスルーホールにより層間接続を形成した基板を積層して多層化を図ったものである。このようなI V H基板は個々のレイヤーで穴あけ工程が必要になり、さらに積層した後にも穴あけ工程が必要となるため、極めて高コストな配線基板となってしまう。また、スルーホールで層間接続を行うタイプの配線基板では、メッキにより配線層の導体厚みが厚くなり、配線の微細化が困難になるという問題があった。これに対し、配線層上に導電性樹脂によってピラー（突起電極）を形成し、この導電性ピラーをプリプレグを貫通させることにより複数の配線層の層間接続を行う配線基板も提案されている。

この配線基板では、従来の配線基板のように層間接続のための穴あけ工程、メッキ工程、研磨工程が不要となり、かつ必要な部分のみ層間接続を行うことができる。このため設計の自由度を向上するとともに、生産性を向上することができる。

また、スルーホール接続のように、電子部品の実装可能領域を狭めることなく層間接続を行うことができる。さらに、メッキが不要なので、配線層の厚膜化を回避することができ、配線の微細化を容易に行うことができる。

しかしながら、このような導電性ピラーを用いて層間接続を行うタイプの配線基板には以下のような問題があった。

まず、導電性ピラーを用いて多層化した配線基板をコア材として、さらにその外層に配線層を積層する場合、配線基板の信頼性を保持することが困難であるという問題があった。導電性ペーストで形成された導電性ピラーはプリブレグを貫通するほど堅い。このため、コア材の層間接続部のビアランド、導電性ピラーが変形するという問題があった。発明者の考察によれば、これは、コア材の絶縁層も外層材の絶縁層もほぼ同じ材料で構成されるため、積層工程での加熱によってコア材を構成する絶縁性樹脂層が軟化し、積層の圧力によって変形してしまうためである。このような変形が生じると層間接続の信頼性が低下する。このため、積層工程での温度、圧力等の条件を厳しくする必要があるなど、生産性を律速することがあるという問題があった。

また、従来ベース材、コア材に配設される導電性ピラーは、絶縁層の厚さが厚いために、径が大きくなってしまうという問題もあった。径を小さくすると、導電性ピラーによる層間接続により十分な信頼性を得られない場合もあり、接続信頼性を確保するためにはプロセス条件を厳しくする必要があった。

本発明はこのような問題点を解決するためになされたものである。

すなわち本発明は、高密度実装に対応することができるとともに、生産性、信頼性が高い構造を有する配線基板を提供することを目的とする。

また本発明は、高密度実装に対応することができるとともに、生産性、信頼性が高い構造を有する配線基板の製造方法を提供することを目的とする。

また本発明は、集積度が高く、動作速度の速い半導体素子を搭載することができる半導体パッケージを提供することを目的とする。

ところで、電子機器類の小型化などに伴って、たとえば高周波発振装置などの小型化要求されている。このような要求に対応して、高周波発

振装置においては、信号配線（ストリップ線路）を形成した誘電体基板を積層化して、この多層配線基板に、前記信号配線の他に、他の配線パターンを配設するとともに、各種の電子部品を実装する構成を採っている。

また、伝送線路を積層誘電体基板面上に設け、他の配線パターンを積層誘電体基板内に形成した（内層させた）場合、信号輻射が発生して他の配線パターンに悪影響を与える恐れがある。また、外部の電磁ノイズが影響して、伝送線路を含む配線回路、半導体パッケージ、電子装置の誤動作を招来することもある。

こうした問題に対して、図 2 6 および図 2 7 に、それぞれ要部構成を断面的に示すごとく、伝送線路 9 1 もしくはビアホール 9 9 を一対の接地層 9 2 a、9 2 b で上下方向から挟む一方、さらに、伝送線路 9 1 もしくはビアホール配線 9 9 の両側面側にシールドパターン 9 3 a、9 3 b（一ターン形）を配置するとともに、接地層 9 2 a、9 2 b に電氣的に接続する試みも成されている。

すなわち、伝送線路 9 1 を上下・左右方向から囲む構成とすることにより、伝送線路 1 のシールドを確保している（特開平 5 - 2 9 9 8 7 8 号公報）。なお、図 2 6、図 2 7 において、9 4 は誘電体層（絶縁層）である。

しかし、上記のようなシールド構造の場合、通常、その厚さは数 1 0 ~ 1 0 0 μ m 程度であるが、誘電体層の成す隙間および閉回路の形成などを伴って、伝送線路 9 1 のシールドを十分に得ることができない。このため、配線基板内の他の伝送線路、電子部品と相互に影響し、安定した回路動作を保証し難いという問題がある。

この改善策として、前記伝送線路 9 1 を上下方向から一対の接地層 9 2 a、9 2 b で挟むとともに、これら接地層 9 2 a、9 2 b を周辺部で、

複数の垂直接地導体（ビアホール接続）にて電氣的に接続する構成が提案されている（特開平 8-78912 号公報）。

すなわち、伝送線路 91 上下方向の不要な輻射は、上下方向から挟む一対の接地層 92a、92b で遮断し、伝送線路 91 の両面側の不要な輻射は垂直接地導体で遮断させる構成である。

このように伝送線路 91 を上下・左右方向から囲む構成とした場合には、伝送線路に起因する影響を低減できるとはいえ、なお次のような問題が提起される。すなわち、この種の配線基板においては、回路のコンパクト化や高機能化が要求されており、この要求に対して、高密度配線基板化ないし微細な配線パターン化などが進められ、繁雑な加工操作、微細で精度の高い加工などが要求される。換言すると、前記接地層 92a、92b を垂直接地導体にて接続するに当たっては、対応する位置に予めドリル加工などにより所要の孔を穿設し、この孔内に導体膜などを形成することが必要となる。しかしながら、前記ドリル加工などによる穿孔は、数 100 μm 程度の小径が限度であり、高密度配線が大幅に制約されることになる。さらに数 100 μm 程度の小径に穿孔加工が制約されることは、配線の L/S の高密度化や微細配線化の支障になるだけでなく、歩留まりなどにも大きく影響するので、必然的にコストアップを招来することになる。

本発明は、上記事情に対処してなされたもので、簡略な工程で製造でき、かつ信頼性の高いシールド性を有する伝送線路を備えた配線基板、およびその製造方法の提供を目的とする。またこのような配線基板を備えた半導体パッケージを提供することを目的とする。

発明の開示

このような課題を解決するため、本発明では以下のような構成を採用

している。本発明の配線基板は、伝送線路と、前記伝送線路に沿って前記伝送線路の周囲を取り囲むように配設され、前記伝送線路を遮蔽する遮蔽手段と、前記伝送線路と前記遮蔽手段との間に配設された絶縁層とを具備したことを特徴とする。

前記遮蔽手段は、前記伝送線路に沿って配設された複数の導電性ピラーを有するようにしてもよい。

また前記導電性ピラーは、前記絶縁層を貫通して配設するようにしてもよい。

また前記導電性ピラーは、その中心軸が前記伝送線路の伸長方向とほぼ垂直に配設するようにしてもよい。配線基板の表面とほぼ平行に配設された線路をシールドする場合には、このような構成を採用するようにすればよい。

また前記導電性ピラーは、その中心軸が前記伝送線路の伸長方向とほぼ平行に配設するようにしてもよい。配線基板の表面とほぼ垂直に配設された線路（例えば層間接続部）をシールドする場合には、このような構成を採用するようにすればよい。

また、本発明の配線基板は、第1の面と第2の面とを有する伝送線路と、前記伝送線路の前記第1の面と対向した第1の導体層と、前記伝送線路の前記第2の面と対向した第2の導体層と、導体材料からなり、前記第1の導体層と前記第2の導体層とを接続する遮蔽手段と、前記伝送線路を前記第1の導体層、第2の導体層、及び遮蔽手段から絶縁する絶縁層とを具備したことを特徴とする。

前記遮蔽手段は、前記伝送線路に沿って配設され、前記絶縁層を貫通して前記第1の導体層と前記第2の導体層とを接続した複数の導電性ピラーを有するようにしてもよい。

また前記絶縁層は、前記伝送線路の第1の面側に配設された第1の絶

縁層と、前記伝送線路の第2の面側に配設された第2の絶縁層とからなり、前記導電性ピラーは前記第1の絶縁層を貫通した第1の部分と、前記第2の絶縁層を貫通した第2の部分とを有するようにしてもよい。この場合、前記導電性ピラーの第1の部分と前記第2の部分とはビアランドを介して接続するようにしてもよいし、ビアランドを介することなく直接接続するようにしてもよい。

また、前記遮蔽手段は、前記第1の導体層と前記第2の導体層とを接続する第3の導体層を有するようにしてもよい。例えば、前記絶縁層は前記伝送線路に沿って配設された溝を有し、前記第3の導体層は、前記溝の少なくとも表面を覆って前記第1の導体層と前記第2の導体層とを接続するように配設するようにしてもよい。

また本発明の配線基板は、第1の面と第2の面とを有する第1の絶縁層と、前記第1の絶縁層を貫通して配設された第1の導電性ピラーと、前記第1の導電性ピラーの周囲を取り囲むように前記第1の絶縁層を貫通して配設された第2の導電性ピラーと、第1の面と第2の面とを有し、この第1の面と前記第1の絶縁層の第2の面とが対向するように前記第1の絶縁層と積層された第2の絶縁層と、前記第1の導電性ピラーと接続するように前記第2の絶縁層を貫通して配設された第3の導電性ピラーと、前記第3の導電性ピラーの周囲を取り囲むとともに、前記第2の導電性ピラーと接続するように前記第2の絶縁層を貫通して配設された第4の導電性ピラーとを具備したことを特徴とする。

前記第2の絶縁層の前記第2の面に、前記第1の導電性ピラーを接続して配設された導体パッドをさらに具備するようにしてもよい。

また、前記第2の絶縁層の前記第2の面に、前記導体パッドを囲んで前記第2の導電性ピラーを共通接続するように配設された導体パターン（シールドパターン）をさらに具備するようにしてもよい。

なお、前記第 1 の導電性ピラーと前記第 3 の導電性ピラーとはビアランド、配線層を介して接続するようにしてもよいし、直接接続するようにしてもよい。

また本発明の半導体パッケージは、配線基板上に半導体素子を搭載した半導体パッケージにおいて、前記配線基板は、前記配線基板の内層に配設された伝送線路と、前記伝送線路に沿って前記伝送線路の周囲を取り囲むように配設され、前記伝送線路を遮蔽する遮蔽手段と、前記伝送線路と前記遮蔽手段との間に配設された絶縁層とを具備したことを特徴とする。

また本発明の配線基板は、絶縁層に内層された信号配線、前記信号配線を挟むように両面側に内層・配置された一对の接地層、および前記一对の接地層間で信号配線の側面側に内層され、かつ接地層に電氣的に接続した少なくとも一層のシールドパターンを有する配線基板であって、前記接地層に対するシールドパターンの電氣的な接続は、複数か所で絶縁層を貫通した導電性バンプによって行うようにしてもよい。

また、絶縁層に内層された伝送線路、前記伝送線路を挟むように両面側に配設された一对の接地層、および前記一对の接地層間で伝送線路の側面側に配設され、かつ接地層に電氣的に接続した複数層のシールドパターンを有するようにしてもよい。

また少なくともシールドパターン同士の電氣的な接合は、互いに対向する面に噛み合うように配設された、絶縁層を貫通した導電性バンプによって行うようにしてもよい。

本発明において、絶縁層を加圧によって貫挿し、対向するシールドパターン同士、あるいはシールドパターンと接地用導電体層とを電氣的に接続する導電性バンプは、導電性組成物や導電性金属であり、次のような手段で形成する。たとえば、銅箔のシールドパターン形成部もしくはは

シールドパターンの所定位置に、比較的厚いメタルマスクを用いた印刷法により、アスペクト比の高い突起を形成する。この突起は略円錐形状に形成することが好ましい。そして、その導電性ピラー高さ、径、および分布は、形成する貫挿型の導体部の構成に応じて適宜設定される。

具体的には、最終的に構成する絶縁層を貫挿する導電性バンプの配置・構造などを考慮して決められ、たとえば合成樹脂系シートがガラスクロス入りのBステージエポキシ樹脂層の場合、両面側から圧入する形態のときはBステージエポキシ樹脂層厚の80～200%程度、片面側から圧入する形態のときはBステージエポキシ樹脂層厚の180～400%程度の高さが好ましい。なお、導電性ピラーの配置は、たとえば厚さ5mm程度のステンレス板の所定位置に、0.05～0.3mm程度の孔を明けて成るマスクを筐体の全面に配置し、この筐体内に収容した導電性組成物（ペースト）を加圧して、マスクの孔から押し出す構成のスタンプ方式などで形成される。

本発明の配線基板では、絶縁層に内層・配置された信号配線に対する接地層、およびシールドパターンの電気的な接続が、複数か所で絶縁層を貫通した導電性バンプによって成されている。つまり、微細な導電性バンプによって、しかも貫通により絶縁層で補強された形態を採って対向する導体層間を接続しているため、微細なシールドパターン化を可能にするとともに、信頼性の高いシールド性を付与された配線基板として機能する。

また、絶縁層に内層・配置された信号配線に対する接地層、およびシールドパターンの電気的な接続が複数か所で、かつシールドパターン同士は対向する面に歯合的に絶縁層を貫通した導電性バンプによって成されている。つまり、微細な導電性バンプによって、しかも貫通により絶縁層で補強された形態を採って対向する導体層間を、ほぼ全周に亘って

接続しているため、微細なシールドパターン化を可能にするとともに、より信頼性の高いシールド性を付与された配線基板として機能する。

また、製造工程の簡略化を図りながら、上記微細なシールドパターン化を可能にするとともに、信頼性の高いシールド性が付与された配線基板を歩留まりよく提供できる。

つぎに信頼性が高く、小形化、薄型化が可能な本発明の配線基板について説明する。

本発明の配線基板は、第 1 の硬度を有する第 1 の絶縁層と、前記第 1 の絶縁層と積層され、前記第 1 の硬度よりも小さい第 2 の硬度を有する第 2 の絶縁層と、前記第 2 の絶縁層を貫通して配設された第 1 の導電性ピラーとを具備したことを特徴とする。

また、前記第 1 の絶縁層または前記第 2 の絶縁層と積層された、前記第 1 の硬度よりも小さい第 3 の硬度を有する第 3 の絶縁層と、前記第 3 の絶縁層を貫通して配設された第 2 の導電性ピラーとをさらに具備するようにしてもよい。

また、前記第 1 の絶縁層と前記第 2 の絶縁層との間に挟持された第 1 のビアランドと、前記第 2 の絶縁層を介して前記第 1 のビアランドと対向するように配設された第 2 のビアランドとをさらに具備し、前記第 1 の導電性ピラーは、前記第 2 の絶縁層を貫通して前記第 1 のビアランドと前記第 2 のビアランドとを接続するようにしてもよい。

このような前記第 1 の導電性ピラーは導電性樹脂から形成するようにしてもよい。

そして、前記第 1 の導電性ピラーの硬度は前記第 1 の硬度よりも小さいくすることが好ましい。

前記第 2 の絶縁層は樹脂材料を用いるようにしてもよい。

また前記第 3 の絶縁層は可撓性を有する樹脂材料を用いるようにして

もよい。このような樹脂材料としては、例えばポリイミドフィルム、BCBフィルム等をあげることができる。

前記第1の絶縁層はセラミクス材料、ガラス、絶縁性物質により被覆された金属板等を用いるようにしてもよい。

また、前記第1の導電性ピラーと電氣的に独立に配設され、前記金属板と熱的に接続された第3の導電性ピラーをさらに具備するようにしてもよい。

また前記第1の絶縁層はその表面に微細な凹凸を有し、前記第2の絶縁層は前記第1の絶縁層の前記凹凸と嵌合させるようにしてもよい。このようにすることにより、第1の絶縁層と第2の絶縁層との接合強度が向上する。

また、前記第1の絶縁層の熱伝導率は、前記第2の絶縁層の熱伝導率よりも大きく設定するようにしてもよい。このようにすることにより、第1の絶縁層により効率的に搭載した電子部品等の発熱を放散することができる。

また本発明の配線基板は、第1の面と第2の面を有し、前記第1の面または前記第2の面に第1のビアランドが配設された、第1の硬度を有する第1の絶縁層と、前記第1の絶縁層を挟持するように配設され、前記第1の硬度よりも小さな第2の硬度を有する複数の第2の絶縁層と、前記第2の絶縁層を介して前記第1の絶縁層と対向するように配設された第2のビアランドと、前記第2の絶縁層を貫通して前記第1のビアランドと前記第2のビアランドとを接続する第1の導電性ピラーとを具備したことを特徴とする。

また本発明の配線基板は、セラミクス材料からなる第1の絶縁層と、前記第1の絶縁層と積層され、樹脂材料からなる第2の絶縁層と、前記第1の絶縁層と前記第2の絶縁層との間に挟持された第1のビアランド

と、前記第 2 の絶縁層を介して前記第 1 のビアランドと対向するように配設された第 2 のビアランドと、前記第 1 のビアランドと前記第 2 のビアランドとを接続する導電性ピラーとを具備したことを特徴とする。

本発明の配線基板の製造方法は、第 1 の硬度を有する第 1 の絶縁層の第 1 の面に第 1 のビアランドを有する第 1 の配線層を形成する工程と、前記第 1 のビアランド上に、前記第 1 の硬度よりも小さな第 3 の硬度を有し、略円錐形状を有する導電性ピラーを形成する工程と、導体層または第 1 の面に第 2 のビアランドを有する第 2 の配線層が配設された基板のいずれかを一方と、前記第 1 の絶縁層の第 1 の面とを未硬化状態のプリプレグを介して対向配置する工程と、前記導電性ピラーと前記第 2 のビアランドが電氣的に接続するように、かつ、前記プリプレグが硬化するように、前記導体層または前記基板と、前記第 1 の絶縁層とをプレスする工程とを有することを特徴とする。

本発明の半導体パッケージは、配線基板上に半導体素子を搭載した半導体パッケージにおいて、前記配線基板は、第 1 の硬度を有する第 1 の絶縁層と、前記第 1 の絶縁層と積層され、前記第 1 の硬度よりも小さい第 2 の硬度を有する第 2 の絶縁層と、前記第 2 の絶縁層を貫通した導電性ピラーとを具備したことを特徴とする。

ここで半導体パッケージとは、単一の半導体素子を配線基板上に搭載したタイプのものだけでなく、複数の半導体素子や他の電子部品を同一基板上に搭載したいわゆる MCM (マルチチップモジュール) 等の半導体素子も含むものとする。

本発明の配線基板は、複数の配線層と複数の絶縁層とを積層した多層配線基板において、前記絶縁層を介して対向した前記配線層の層間接続は導電性ピラーにより行われ、前記絶縁層のうち少なくとも 1 層はセラムクス材料からなることを特徴とする。 また、第 1 の面と第 2 の面と

を有し、第 1 の硬度を有する第 1 の絶縁層と、前記第 1 の絶縁層の前記第 1 の面に配設され、第 1 のビアランドを有する第 1 の配線層と、第 1 の面と第 2 の面とを有し、この第 1 の面と前記第 1 の配線層とが対向するように前記第 1 の絶縁層上に配設され、前記第 1 の硬度よりも小さな第 2 の硬度を有する第 2 の絶縁層と、前記第 2 の絶縁層の前記第 2 の面に配設され、前記第 1 のビアランドと対向するように配設された第 2 のビアランドを有する第 2 の配線層と、前記第 2 の絶縁層を貫通して前記第 1 のビアランドと前記第 2 のビアランドとを接続する導電性ピラーとを具備するようにしてもよい。

また前記第 1 の絶縁層の前記第 2 の面に配設され、第 3 のビアランドを有する第 3 の、配線層と、第 1 の面と第 2 の面とを有し、この第 1 の面と前記第 3 の配線層とが対向するよう前記第 1 の絶縁層上に配設された第 3 の絶縁層と、前記第 2 の絶縁層の前記第 2 の面に配設され、前記第 3 のビアランドと対向する第 4 のビアランドを有する第 4 の配線層と、前記第 3 の絶縁層を貫通して前記第 3 のビアランドと前記第 4 のビアランドとを接続する前記導電性ピラーとをさらに具備するようにしてもよい。

本発明の配線基板は、第 1 の硬度を有する第 1 の絶縁層と、前記第 1 の絶縁層と積層され、前記第 1 の硬度よりも小さい第 2 の硬度を有する第 2 の絶縁層と、前記第 1 の絶縁層と前記第 2 の絶縁層との間に挟持された第 1 のビアランドと、前記第 2 の絶縁層を介して前記第 1 のビアランドと対向するように配設された第 2 のビアランドと、前記第 2 の絶縁層を貫通して前記第 1 のビアランドと前記第 2 のビアランドとを接続する導電性ピラー、とを具備したことを特徴とする。

また本発明の配線基板は、第 1 の面と第 2 の面とを有し、第 1 の硬度を有する第 1 の絶縁層と、前記第 1 の絶縁層の前記第 1 の面に配設され、

第 1 のビアランドを有する第 1 の配線層と、第 1 の面と第 2 の面とを有し、この第 1 の面と前記第 1 の配線層とが対向するように前記第 1 の絶縁層上に配設され、前記第 1 の硬度よりも小さな第 2 の硬度を有する第 2 の絶縁層と、前記第 2 の絶縁層の前記第 2 の面に配設され、前記第 1 のビアランドと対向するように配設された第 2 のビアランドを有する第 2 の配線層と、前記第 2 の絶縁層を貫通して前記第 1 のビアランドと前記第 2 のビアランドとを接続する導電性ピラー、とを具備するようにしてもよい。

また、前記第 1 の絶縁層の前記第 2 の面に配設され、第 3 のビアランドを有する第 3 の配線層と、第 1 の面と第 2 の面とを有し、この第 1 の面と前記第 3 の配線層とが対向するよう前記第 1 の絶縁層上に配設された第 3 の絶縁層と、前記第 2 の絶縁層の前記第 2 の面に配設され、前記第 3 のビアランドと対向する第 4 のビアランドを有する第 4 の配線層と、前記第 3 の絶縁層を貫通して前記第 3 のビアランドと前記第 4 のビアランドとを接続する前記導電性ピラーとをさらに具備するようにしてもよい。

前記第 1 の絶縁層としては例えば、アルミナ、窒化アルミ、ムライトなどのセラミクス材料、ガラスセラミクス材料、ガラス、表面が絶縁性物質により被覆された金属板等を用いることができる。金属材料としては、例えば銅あるいは銅基合金、アルミニウム等を用いるようにしてもよい。

前記第 2 の絶縁層は樹脂材料から構成するようにすればよい。また例えばガラスクロスなどの基材に絶縁性樹脂を含浸させて用いるようにしてもよい。

例えば第 2 の絶縁層としては、例えばポリカーボネート樹脂、ポリスルホン樹脂、熱可塑性ポリイミド樹脂、4 フッ化ポリエチレン樹脂、6

フッ化ポリプロピレン樹脂、ポリエーテルエーテルケトン樹脂などの熱可塑性樹脂材料や、例えばエポキシ樹脂、ビスマレイミド型ポリイミド樹脂、ビスマレイミド型トリアジン樹脂、ポリイミド樹脂、変性ポリイミド樹脂、フェノール樹脂、ポリエステル樹脂、メラミン樹脂、ポリフェニレンエーテル系樹脂など、またこれらをガラスクロスなどに含浸したプリプレグなどの熱硬化性樹脂材料をあげることができる。さらに例えばブタジエンゴム、ブチルゴム、天然ゴム、ネオプレンゴム、シリコーンゴムなどの生ゴムシート類を用いるようにしてもよい。

これらの絶縁性樹脂材料は、合成樹脂単独で用いてもよいが、無機物、有機物などの絶縁性充填物を含有してもよく、さらにガラスクロスやマット、有機合成繊維布やマット、紙等の補強材と組み合わせて用いることが好適である。

また第2の絶縁層として、例えばポリイミド系樹脂フィルム、ポリエステル系樹脂フィルム、あるいはポリテトラフルオロエチレンなどの可撓性を有する絶縁性樹脂材料を用いることができる。

第2の絶縁層として前述のような可撓性樹脂材料を絶縁性材料として用いる場合には、第2の絶縁層を多層化し、可撓性樹脂材料と第1の絶縁層との間に例えばエポキシ変性ポリイミドなどの熱硬化性樹脂を配設するようにしてもよい。

本発明の配線基板で層間接続に用いる導電性ピラーは、前記第1の硬度よりも小さな第3の硬度を有する導電性樹脂から構成するようにしてもよい。また前記導電性ピラーは略円錐形状を有するように形成するようにしてもよい。プリプレグを効率よく貫通するためには、導電性ピラーの断面を等方的な形状にすることが好ましい。

このような構成を採用することにより、導電性ピラーにより層間接続を形成する際に導電性ピラーの法線方向に働く応力を、第1の絶縁層の

剛性により支えることができ、層間接続部の信頼性を向上することができる。

このような導電性ピラーとしては、例えばバインダーに導電性微粒子を混合、分散させた導電性ペーストをスクリーン印刷などにより形成するようにしてもよい。また、溶剤・カップリング剤・添加物などを必要に応じて加えるようにしてもよい。

バインダー材としては、例えば、ユリア樹脂、メラミン樹脂、フェノール樹脂、レゾルシノール樹脂、エポキシ樹脂、ポリウレタン樹脂、酢酸ビニル樹脂、ポリビニルアルコール樹脂、アクリル樹脂、ビニルウレタン樹脂、シリコーン樹脂、 α -オレフィン無水マレイン酸樹脂、ポリアミド樹脂、ポリイミド樹脂などの熱硬化性樹脂、熱可塑性樹脂、またはこれらの混合物を用いることができる。

導電性微粒子（フィラー）としては、Au、Ag、Cu、半田、Ni、カーボンなどの微粒子、超微粒子などを上述したバインダーに混合あるいは分散させて用いることができる。これらの導体材料に加えて、樹脂の表面にこれら導電性物質を形成したものでもよい。また、複数の導電性物質を組み合わせる用いるようにしてもよい。

溶剤としては、例えばジオキサン、ベンゼン、ヘキサン、トルエン、ソルベントナフサ、工業用ガソリン、酢酸セロソルブ、エチルセロソルブ、ブチルセロソルブアセテート、ブチルカルビトールアセテート、ジメチルホルムアミド、ジメチルアセトアミド、N-メチルピロリドン等必要に応じて用いるようにすればよい。

なお、本発明の配線基板の複数の配線層の層間接続は、導電性ピラーと他の層間接続手段とを組み合わせる行うようにしてもよい。例えば、導電性ピラーによる層間接続と、スルーホール、レーザービア、フォトリソビアなど各種の層間接続の手法を組み合わせるようにしてもよい。

さらに、本発明の配線基板が備える導電性ピラーは、複数の配線層の電氣的な接続に限ることなく、複数層にわたって熱的な接続を行ういわゆるサーマルビアとして用いるようにしてもよい。

すなわち、前記第１の導電性ピラーと電氣的に独立に配設され、前記金属板と熱的に接続された第２の導電性ピラーをさらに具備するようにしてもよい。

また前記第１の絶縁層はその表面に微細な凹凸を有し、前記第２の絶縁層は前記第１の絶縁層の前記凹凸と嵌合させるようにしてもよい。

例えば第１の絶縁層として例えばセラミクス材料を用い、第２の絶縁層としてプリプレグなどの樹脂材料を用いるようにすればよい。このようにすることにより、導電性ピラーによる層間接続の確立と同時に、セラミクス基材の表面の微小な穴、凹凸がプリプレグにより埋まる。通常、焼結体であるセラミクス材料は、いくら研磨しても表面に微細な穴や凹凸があり、このセラミクスを薄膜積層する場合にはこのような凹凸や穴を埋める必要がある。しかしながら本発明の配線基板では、セミキュア状態の樹脂材料により、セラミクス表面の凹凸、穴が自動的に埋まるので、生産性を向上することができる。また樹脂層のセラミクス表面の凹凸へのアンカリング効果により、複数の絶縁層どうしも強固に接合する。

また前記第１の絶縁層の熱伝導率は、前記第２の絶縁層の熱伝導率よりも大きくするようにしてもよい。セラミクス材料は樹脂材料よりも熱伝導率が大きいのので、例えば半導体素子等の発熱を、配線基板を通じて配線基板の面方向に分散することができる。

なお、上述では第１の絶縁層と第２の絶縁層とを積層する構成について説明したが、第２の絶縁層は、第１の絶縁層の両面に配設するようにしてもよい。また、このような積層体をコア材としてさらに多層化を図るようにしてもよい。このような場合でも、本発明の配線基板では硬度

の大きな絶縁層を採用しているため、配線基板の表面全体にわたって、均一に圧力を加えることができる。したがって、導電性ピラーによる接続の生産性、信頼性を向上することができる。

すなわち、第１の面と第２の面を有し、前記第１の面または前記第２の面に第１のビアランドが配設された、第１の硬度を有する第１の絶縁層と、前記第１の絶縁層を挟持するように配設され、前記第１の硬度よりも小さな第２の硬度を有する複数の第２の絶縁層と、前記第２の絶縁層を介して前記第１の絶縁層と対向するように配設された第２のビアランドと、前記第２の絶縁層を貫通して前記第１のビアランドと前記第２のビアランドとを接続する導電性ピラー、とを具備するようにしてもよい。

また本発明の配線基板は、セラミクス材料からなる第１の絶縁層と、前記第１の絶縁層と積層され、樹脂材料からなる第２の絶縁層と、前記第１の絶縁層と前記第２の絶縁層との間に挟持された第１のビアランドと、前記第２の絶縁層を介して前記第１のビアランドと対向するように配設された第２のビアランドと、前記第１のビアランドと前記第２のビアランドとを接続する導電性ピラー、とを具備するようにしてもよい。

本発明の配線基板の製造方法は、上述のような本発明の配線基板を製造する方法である。

すなわち本発明の配線基板の製造方法は、第１の硬度を有する第１の絶縁層の第１の面に第１のビアランドを有する第１の配線層を形成する工程と、前記第１のビアランド上に、前記第１の硬度よりも小さな第３の硬度を有し、略円錐形状を有する導電性ピラーを形成する工程と、導体層または第１の面に第２のビアランドを有する第２の配線層が配設された基板のいずれかを一方と、前記第１の絶縁層の第１の面とを未硬化状態のプリプレグを介して対向配置する工程と、前記導電性ピラーと前

記第 2 のビアランドが電氣的に接続するように、かつ、前記プリプレグが硬化するように、前記導体層または前記基板と、前記第 1 の絶縁層とをプレスする工程、とを有することを特徴とする。

前述のように、本発明の配線基板では、第 2 の絶縁層は第 1 の絶縁層の一方の面に限らず両面に配設するようにしてもよい。

本発明の半導体パッケージは、前述したような本発明の配線基板に半導体素子、MCM等の半導体装置を搭載したものである。

すなわち本発明の半導体パッケージは、配線基板上に半導体素子を搭載した半導体パッケージにおいて、前記配線基板は、第 1 の硬度を有する第 1 の絶縁層と、前記第 1 の絶縁層と積層され、前記第 1 の硬度よりも小さい第 2 の硬度を有する第 2 の絶縁層と、前記第 1 の絶縁層と前記第 2 の絶縁層との間に挟持された第 1 のビアランドと、前記第 2 の絶縁層を介して前記第 1 のビアランドと対向するように配設された第 2 のビアランドと、前記第 2 の絶縁層を貫通して前記第 1 のビアランドと前記第 2 のビアランドとを接続する導電性ピラーとを具備したことを特徴とするものである。

このような構成を採用することにより、本発明の配線基板では、導電性ピラーによる層間接続の信頼性を向上することができる。また第 2 の絶縁層の厚さを薄くするとともに、導電性ピラーの径を小さくすることができる。したがって、薄型で、かつ高密度実装に対応した配線基板を製造することができる。

また特に集積度が高く、動作周波数の高い半導体素子では、放熱のバスの確保が重要な課題となるが、本発明の配線基板が備える層間接続手段である導電性ピラーを、サーマルビアとして用いることにより、放熱性を向上することができる。特に、セラミクス材料、金属材料は、例えばプリプレグ等の樹脂材料と比較して熱伝導率が大きいのので、半導体素

子と第 1 の絶縁層とを導電性ピラーにより熱的に接続することにより、高性能の半導体装置を搭載することができるようになる。なお、サーマルビアとして用いる導電性ピラーは、信号配線の層間接続を行う導電性ピラーとは独立に配設するようにしてもよい。また、第 1 の絶縁層をグランドプレーンを兼ねた金属板として構成し、サーマルビアと接地系の信号配線と共用するようにしてもよい。

すなわち本発明の配線基板は、複数の配線層と複数の絶縁層とを積層した多層配線基板において、前記絶縁層を介して対向した前記配線層の層間接続は導電性ピラーにより行われ、前記絶縁層のうち少なくとも 1 層はセラミクス材料からなることを特徴とするものである。

本発明の配線基板は、第 1 の硬度を有する第 1 の絶縁層と、前記第 1 の絶縁層と積層され、前記第 1 の硬度よりも小さい第 2 の硬度を有する第 2 の絶縁層と、前記第 1 の絶縁層と前記第 2 の絶縁層との間に挟持された第 1 のビアランドと、前記第 2 の絶縁層を介して前記第 1 のビアランドと対向するように配設された第 2 のビアランドと、前記第 2 の絶縁層を貫通して前記第 1 のビアランドと前記第 2 のビアランドとを接続する導電性ピラー、とを具備したことを特徴とする。

また本発明の配線基板は、第 1 の面と第 2 の面とを有し、第 1 の硬度を有する第 1 の絶縁層と、前記第 1 の絶縁層の前記第 1 の面に配設され、第 1 のビアランドを有する第 1 の配線層と、第 1 の面と第 2 の面とを有し、この第 1 の面と前記第 1 の配線層とが対向するように前記第 1 の絶縁層上に配設され、前記第 1 の硬度よりも小さな第 2 の硬度を有する第 2 の絶縁層と、前記第 2 の絶縁層の前記第 2 の面に配設され、前記第 1 のビアランドと対向するように配設された第 2 のビアランドを有する第 2 の配線層と、前記第 2 の絶縁層を貫通して前記第 1 のビアランドと前記第 2 のビアランドとを接続する導電性ピラー、とを具備するようにし

てもよい。

また、前記第 1 の絶縁層の前記第 2 の面に配設され、第 3 のビアランドを有する第 3 の配線層と、第 1 の面と第 2 の面とを有し、この第 1 の面と前記第 3 の配線層とが対向するよう前記第 1 の絶縁層上に配設された第 3 の絶縁層と、前記第 2 の絶縁層の前記第 2 の面に配設され、前記第 3 のビアランドと対向する第 4 のビアランドを有する第 4 の配線層と、前記第 3 の絶縁層を貫通して前記第 3 のビアランドと前記第 4 のビアランドとを接続する前記導電性ピラーとをさらに具備するようにしてもよい。

前記第 1 の絶縁層としては例えば、アルミナ、窒化アルミ、ムライトなどのセラミクス材料、ガラスセラミクス材料、ガラス、表面が絶縁性物質により被覆された金属板等を用いることができる。金属材料としては、例えば銅あるいは銅基合金、アルミニウム等を用いるようにしてもよい。

前記第 2 の絶縁層は樹脂材料から構成するようにすればよい。また例えばガラスクロスなどの基材に絶縁性樹脂を含浸させて用いるようにしてもよい。

例えば第 2 の絶縁層としては、例えばポリカーボネート樹脂、ポリスルホン樹脂、熱可塑性ポリイミド樹脂、4 フッ化ポリエチレン樹脂、6 フッ化ポリプロピレン樹脂、ポリエーテルエーテルケトン樹脂などの熱可塑性樹脂材料や、例えばエポキシ樹脂、ビスマレイミド型ポリイミド樹脂、ビスマレイミド型トリアジン樹脂、ポリイミド樹脂、変性ポリイミド樹脂、フェノール樹脂、ポリエステル樹脂、メラミン樹脂、ポリフェニレンエーテル系樹脂、BT レジンなど、またこれらをガラスクロスなどに含浸したプリプレグなどの熱硬化性樹脂材料をあげることができる。

さらに例えばブタジエンゴム、ブチルゴム、天然ゴム、ネオプレンゴム、シリコンゴムなどの生ゴムシート類を用いるようにしてもよい。

これらの絶縁性樹脂材料は、合成樹脂単独で用いてもよいが、無機物、有機物などの絶縁性充填物を含有してもよく、さらにガラスクロスやマット、有機合成繊維布やマット、紙等の補強材と組み合わせて用いることが好適である。

また第2の絶縁層として、例えばポリイミド系樹脂フィルム、ポリエステル系樹脂フィルム、あるいはポリテトラフルオロエチレンなどの可撓性を有する絶縁性樹脂材料を用いることができる。

第2の絶縁層として前述のような可撓性樹脂材料を絶縁性材料として用いる場合には、第2の絶縁層を多層化し、可撓性樹脂材料と第1の絶縁層との間に例えばエポキシ変性ポリイミドなどの熱硬化性樹脂を配設するようにしてもよい。

本発明の配線基板で層間接続に用いる導電性ピラーは、前記第1の硬度よりも小さな第3の硬度を有する導電性樹脂から構成するようにしてもよい。また前記導電性ピラーは略円錐形状を有するように形成するようにしてもよい。プリプレグを効率よく貫通するためには、導電性ピラーの断面を等方的な形状にすることが好ましい。

このような構成を採用することにより、導電性ピラーにより層間接続を形成する際に導電性ピラーの法線方向に働く応力を、第1の絶縁層の剛性により支えることができ、層間接続部の信頼性を向上することができる。

このような導電性ピラーとしては、例えばバインダーに導電性微粒子を混合、分散させた導電性ペーストをスクリーン印刷などにより形成するようにしてもよい。また、溶剤・カップリング剤・添加物などを必要

に応じて加えるようにしてもよい。

バインダー材としては、例えば、ユリア樹脂、メラミン樹脂、フェノール樹脂、レゾルシノール樹脂、エポキシ樹脂、ポリウレタン樹脂、酢酸ビニル樹脂、ポリビニルアルコール樹脂、アクリル樹脂、ビニルウレタン樹脂、シリコーン樹脂、 α -オレフィン無水マレイン酸樹脂、ポリアミド樹脂、ポリイミド樹脂などの熱硬化性樹脂、熱可塑性樹脂、またはこれらの混合物を用いることができる。

導電性微粒子（フィラー）としては、Au、Ag、Cu、半田、Ni、カーボンなどの微粒子、超微粒子などを上述したバインダーに混合あるいは分散させて用いることができる。これらの導体材料に加えて、樹脂の表面にこれら導電性物質を形成したものでもよい。また、複数の導電性物質を組み合わせる用いるようにしてもよい。

溶剤としては、例えばジオキサン、ベンゼン、ヘキサン、トルエン、ソルベントナフサ、工業用ガソリン、酢酸セロソルブ、エチルセロソルブ、ブチルセロソルブアセテート、ブチルカルビトールアセテート、ジメチルホルムアミド、ジメチルアセトアミド、N-メチルピロリドン等必要に応じて用いるようにすればよい。

なお、本発明の配線基板の複数の配線層の層間接続は、導電性ピラーと他の層間接続手段とを組み合わせる行うようにしてもよい。例えば、導電性ピラーによる層間接続と、スルーホール、レーザービア、フォトリソビアなど各種の層間接続の手法を組み合わせる行うようにしてもよい。

さらに、本発明の配線基板が備える導電性ピラーは、複数の配線層の電気的な接続に限ることなく、複数層にわたって熱的な接続を行ういわゆるサーマルビアとして用いるようにしてもよい。

すなわち、前記第1の導電性ピラーと電氣的に独立に配設され、前記金属板と熱的に接続された第2の導電性ピラーをさらに具備するように

してもよい。

また前記第 1 の絶縁層はその表面に微細な凹凸を有し、前記第 2 の絶縁層は前記第 1 の絶縁層の前記凹凸と嵌合させるようにしてもよい。

例えば第 1 の絶縁層として例えばセラミクス材料を用い、第 2 の絶縁層としてプリプレグなどの樹脂材料を用いるようにすればよい。このようにすることにより、導電性ピラーによる層間接続の確立と同時に、セラミクス基材の表面の微小な穴、凹凸がプリプレグにより埋まる。通常、焼結体であるセラミクス材料は、いくら研磨しても表面に微細な穴や凹凸があり、このセラミクスを薄膜積層する場合にはこのような凹凸や穴を埋める必要がある。しかしながら本発明の配線基板では、セミキュア状態の樹脂材料により、セラミクス表面の凹凸、穴が自動的に埋まるので、生産性を向上することができる。また樹脂層のセラミクス表面の凹凸へのアンカリング効果により、複数の絶縁層どうしも強固に接合する。

また前記第 1 の絶縁層の熱伝導率は、前記第 2 の絶縁層の熱伝導率よりも大きくするようにしてもよい。セラミクス材料は樹脂材料よりも熱伝導率が大きいのので、例えば半導体素子等の発熱を、配線基板を通じて配線基板の面方向に分散することができる。

なお、上述では第 1 の絶縁層と第 2 の絶縁層とを積層する構成について説明したが、第 2 の絶縁層は、第 1 の絶縁層の両面に配設するようにしてもよい。また、このような積層体をコア材としてさらに多層化を図るようにしてもよい。このような場合でも、本発明の配線基板では硬度の大きな絶縁層を採用しているため、配線基板の表面全体にわたって、均一に圧力を加えることができる。したがって、導電性ピラーによる接続の生産性、信頼性を向上することができる。

すなわち、第 1 の面と第 2 の面を有し、前記第 1 の面または前記第 2 の面に第 1 のビアランドが配設された、第 1 の硬度を有する第 1 の絶縁

層と、前記第 1 の絶縁層を挟持するように配設され、前記第 1 の硬度よりも小さな第 2 の硬度を有する複数の第 2 の絶縁層と、前記第 2 の絶縁層を介して前記第 1 の絶縁層と対向するように配設された第 2 のビアランドと、前記第 2 の絶縁層を貫通して前記第 1 のビアランドと前記第 2 のビアランドとを接続する導電性ピラー、とを具備するようにしてもよい。

また本発明の配線基板は、セラミクス材料からなる第 1 の絶縁層と、前記第 1 の絶縁層と積層され、樹脂材料からなる第 2 の絶縁層と、前記第 1 の絶縁層と前記第 2 の絶縁層との間に挟持された第 1 のビアランドと、前記第 2 の絶縁層を介して前記第 1 のビアランドと対向するように配設された第 2 のビアランドと、前記第 1 のビアランドと前記第 2 のビアランドとを接続する導電性ピラー、とを具備するようにしてもよい。

本発明の配線基板の製造方法は、上述のような本発明の配線基板を製造する方法である。

すなわち本発明の配線基板の製造方法は、第 1 の硬度を有する第 1 の絶縁層の第 1 の面に第 1 のビアランドを有する第 1 の配線層を形成する工程と、前記第 1 のビアランド上に、前記第 1 の硬度よりも小さな第 3 の硬度を有し、略円錐形状を有する導電性ピラーを形成する工程と、導体層または第 1 の面に第 2 のビアランドを有する第 2 の配線層が配設された基板のいずれかを一方と、前記第 1 の絶縁層の第 1 の面とを未硬化状態のプリプレグを介して対向配置する工程と、前記導電性ピラーと前記第 2 のビアランドが電氣的に接続するように、かつ、前記プリプレグが硬化するように、前記導体層または前記基板と、前記第 1 の絶縁層とをプレスする工程、とを有することを特徴とする。

前述のように、本発明の配線基板では、第 2 の絶縁層は第 1 の絶縁層の一方の面に限らず両面に配設するようにしてもよい。

本発明の半導体パッケージは、前述したような本発明の配線基板に半導体素子、MCM等の半導体装置を搭載したものである。

すなわち本発明の半導体パッケージは、配線基板上に半導体素子を搭載した半導体パッケージにおいて、前記配線基板は、第1の硬度を有する第1の絶縁層と、前記第1の絶縁層と積層され、前記第1の硬度よりも小さい第2の硬度を有する第2の絶縁層と、前記第1の絶縁層と前記第2の絶縁層との間に挟持された第1のビアランドと、前記第2の絶縁層を介して前記第1のビアランドと対向するように配設された第2のビアランドと、前記第2の絶縁層を貫通して前記第1のビアランドと前記第2のビアランドとを接続する導電性ピラーとを具備したことを特徴とするものである。

また特に集積度が高く、動作周波数の高い半導体素子では、放熱のパスの確保が重要な課題となるが、本発明の配線基板が備える層間接続手段である導電性ピラーを、サーマルビアとして用いることにより、放熱性を向上することができる。特に、セラミクス材料、金属材料は、例えばプリプレグ等の樹脂材料と比較して熱伝導率が大きいのので、半導体素子と第1の絶縁層とを導電性ピラーにより熱的に接続することにより、高性能の半導体装置を搭載することができるようになる。なお、サーマルビアとして用いる導電性ピラーは、信号配線の層間接続を行う導電性ピラーとは独立に配設するようにしてもよい。また、第1の絶縁層をグラウンドプレーンを兼ねた金属板として構成し、サーマルビアと接地系の信号配線と共用するようにしてもよい。

すなわち本発明の配線基板は、複数の配線層と複数の絶縁層とを積層した多層配線基板において、前記絶縁層を介して対向した前記配線層の層間接続は導電性ピラーにより行われ、前記絶縁層のうち少なくとも1層はセラミクス材料からなることを特徴とするものである。

例えばコアセラミクスプリント配線に代表される本発明の配線基板を、例えば従来のD/C基板（薄膜／セラミクス基板）と比較した場合、以下のような利点がある。

まず、セラミクスではいくら表面を研磨しても、焼結体であるために表面に微少な穴がある。スパッタ、蒸着などにより形成する薄膜では1層1層の厚みが薄いので、セラミクス表面のグレインレベルの凹凸を埋める工程が必要になるが、本発明の配線基板では、プリプレグ等の樹脂のBステージ化と圧力による積層のため積層時に穴が自動的に埋まる。

また、セラミクス基板上に薄膜配線層を形成する場合、導体層と絶縁層を交互に1層1層積み重ねて形成するために高コストとなってしまう。本発明の配線基板では、通常のプリント配線板の製造方法に準じた方法で製造することができ、そのためコストを大きく低減することができる。

さらに、セラミクス基板上に薄膜配線層を形成する場合、セラミクス基材の表裏面のうちで片面づつ、あるいは片面のみしか薄膜配線層を形成することができない。これに対して本発明の配線基板では、表裏面同時に作成することができるので、多層化が容易であり、生産性を大きく向上することができる。しかも本発明の配線基板では、ベース材、あるいはコア材の硬度が高いので配線基板の全面にわたって均一に加圧することができ、導電性ピラーによる接続信頼性は高いものとなる。このことは、特に配線基板の面積が大きい場合には顕著である。

このような観点からセラミクス基板上に薄膜配線層を形成するタイプの配線基板と、本発明の配線基板の製造コストを比較してみると、全体として数十分の1から数百分の1にまで製造コストを低減することができる。

つぎに、本発明の配線基板と、セラミクス基材のフレキシブル基板を積み重ねたタイプの配線基板とを比較する。

ベース材に追加する層をフレキシブル配線板にし、コアのセラミクス基板に積み重ねるとしても、それには何らかの接続が必要となる。本発明ではセラミクス層とフレキシブル基板とをプリプレグを介して接続することができるので、生産性が高い構造である。

また、フレキシブル配線板はせいぜい２層程度しか追加層としてコアセラミクスに積層できないが、本発明の配線基板では、プリプレグとフレキシブル基板とを必要に応じて組み合わせることにより、さらなる多層化を容易に行うことができる。

またプリプレグ等の樹脂基板は、フレキシブル配線板よりも安価であり、配線基板全体のコストを低減することもできる。

他のビルドアップ基板と比較した場合でも、コア材として樹脂基板を用いた場合には構造強度などに課題がある。さらに、本発明ではコア材料として、セラミクス、金属等の熱伝導率の高い材料を用いることにより、横方向の熱伝導率をも向上し、熱を配線基板全体から均等に逃すことができる。

また、セラミクスは高誘電率なので、電源系のインピーダンスを下げたり、電源変動を小さくするバイパスコンデンサなどを本発明の配線基板のコアセラミクス基板内に内蔵させることができる。したがって配線基板の高機能化、多機能化にも対応することができる。

図面の簡単な説明

図１は本発明の配線基板の構成の例を概略的に示す断面図であり；

図２は図１に例示した本発明の配線基板のＡＡ方向の断面構造を概略的に示す図であり；

図３は本発明の配線基板の構成の別の例を概略的に示す断面図であり；

図４、図５、図６は図３の配線基板の別の方向の断面構造を概略的に

示す図であり；

図 7 A、図 7 B は本発明の配線基板の製造方法の例を説明するための図であり；

図 8 A、図 8 B、図 8 C は本発明の配線基板の製造方法の別の例を説明するための図であり；

図 9、図 10 は本発明の配線基板の構成の別の例を概略的に示す図であり；

図 11 は本発明の配線基板の構成の別の例を概略的に示す図であり；

図 12 は本発明の配線基板の構成の別の例を概略的に示す図であり；

図 13 は本発明の配線基板の構成のさらに別の例を概略的に示す図であり；

図 14、図 15 はこのようなアンテナを備えた本発明の配線基板の構造の例を模式的に示す図であり；

図 16 は本発明の配線基板の構成の例を概略的に示す図であり；

図 17 は導電性ピラーの構造の例を概略的に示す図であり；

図 18 は本発明の配線基板の製造方法の例を説明するための図であり；

図 19 は本発明の配線基板の構成の別の例を概略的に示す図であり；

図 20、図 21、図 22、図 23、図 24、図 25 は本発明の半導体パッケージの構成の例を概略的に示す図であり；

図 26、図 27 は従来の配線基板の構成の例を示す図であり；

図 28 は本発明の配線基板の構成の例を概略的に示す図である。

発明を実施するための最良の形態

(実施例 1)

図 1 は本発明の配線基板の構成の例を概略的に示す断面図である。

この配線基板は、線路 1 と、この線路 1 と略平行に配設されたシール

ドパターン 2 と、線路 1 およびシールドパターン 2 と絶縁層 3 を介して対向するように配置された導体層 4 と、線路 1 およびシールドパターン 2 と絶縁層 5 を介して対向するように配置された導体層 6 と、導体層 4 と導体層 6 とを接続する導電性ピラー 7 a、7 b とを備えている。この例ではこれら導電性ピラー 7 a と導電性ピラー 7 b とはシールドパターン 2 を介して接続している。また絶縁層 8、9 も絶縁層であり、これらの絶縁層を介して図示を省略した配線層との絶縁を行っている。

線路 1、導体層 4、6、シールドパターン 2 は、銅箔をパターンニングして形成している。また導電性ピラー 7 a、7 b は導電性樹脂から形成されており、プリプレグからなる絶縁層 3、5 をそれぞれ貫通して配設されている。

図 2 は図 1 に例示した本発明の配線基板の A A 方向の断面構造を概略的に示す図である。

このように本発明の配線基板では、導体層 4 と導体層 6 とを接続する導電性ピラー 7 a、7 b を線路 1 に沿って配設している。このような構成を採用し、シールドパターン 2、導体層 4、6、導電性ピラー 7 a、7 b へ接地電位を供給することにより、線路 1 の伸長方向に沿ってその周囲 360° にわたって電磁場を遮蔽することができる。特に、従来の配線基板では困難であったシールドパターン 2 と導体層 4、6 との間を、導電性ピラー 7 a、7 b により遮蔽することができる。したがって、線路 1 を伝搬する信号に起因する不要な輻射を遮蔽することができ、電磁障害、および配線基板の他の線路や、外部のノイズ源から線路 1 への電磁障害（EMI）を防止することができる。また本発明の配線基板では、配線基板内部の線路をシールドすることができるため、配線基板の設計の自由度を向上することができる。例えば、配線基板内の複数の端子を、同軸ケーブルを用いることなく遮蔽しながら接続することができる。さ

らに本発明の配線基板を、半導体パッケージやMCM（マルチチップモジュール）等の半導体装置に適用することにより、高速動作に対応することができ、かつ信頼性を向上することができる。

ここでは導電性ピラー7aと導電性ピラー7bとをシールドパターン2を介して接続した構成を例示したが、シールドパターンを介さずに直接接続するようにしてもよい。

なお、線路1への接続、シールドパターン2、導体層4、6、導電性ピラー7a、7bへの接続は、例えば導電性ピラー、スルーホール等の各種の層間接続により行うようにすればよい。

図28は本発明の配線基板の構成の例を概略的に示す図である。

ここでは、前述した前述したシールド構造を備えた配線基板全体の構成の例を説明する。なおこの例では、層間接続に用いる導電性ピラーはビアランドを介することなく直接接続した例を取り上げて説明する。

この配線基板は、6層の配線層81、82、83、84、85、86を備えた多層配線基板であり、各配線層は例えばBTレジン、ガラスエポキシの絶縁層樹脂をガラスクロス等に含浸したプリプレグ89により絶縁されている。

このようなビアランドを用いない導電性ピラーどうしの直接接続は、例えば銅はくをエッチングしてパターンニングしても、銅のエッチング液では導電性樹脂はエッチングされないというエッチングの選択性を利用して形成するようにしてもよい。したがって導電性ピラーの下部の銅もエッチング除去することができる。その後、露出した導電性ピラーの底面（または上面）にさらに導電性ピラーを接続するようにすればよい。ビアランドを用いないことで、スペースも稼ぐことができ、集積度を工場することができる。

各配線層は、プリプレグ89を貫通して配設された導電性ピラー87、

８７Ｓにより層間接続されている。

そして、例えば配線層８３に属する伝送線路Ｌは、導体層８２Ｓ、８３Ｓおよび導電性ピラー８７Ｓにより、線路の伸長方向の周囲を３６０°囲まれるように遮蔽されている。これにより、例えば線路Ｌからの不要な輻射に起因する悪影響が、配線基板内の他の線路、配線基板に搭載された電子部品、あるいは配線基板の外側へ及ぶのを防ぐことができる。また線路Ｌへの、これらの部分からの悪影響も排除することができる。

ここでは、導電性ピラー８７は、ビアランドを介することなく直接接続している。すなわち、導電性ピラーが直列に複数重なる部分にはランドが無い。

一般的には、ランド径は、導電性ペーストが充填された大きさより大きく設計されている。そのため、配線の有効エリアが制限されている。またランドが有ることにより、導電性ペーストとＣｕ箔の界面が多くあるため、信頼性的にも影響を受けやすかった。

これに対して本発明の構造では、従来のランドが有る構造に比べ、ランドをなくすことにより、より配線密度を向うことができる。またランドが有る場合、ランドと導電性ペーストは、物性／特性等まったく違うものであり、その界面が存在していたが、ランドをなくすことにより、物性／特性の違う界面は無くなり、より層間接続の信頼性を向上することができる。

また後述するように、例えば配線層８６側の２層の絶縁層をセラミクスや金属などのプリプレグ８９よりも硬度の大きな材料により形成するようにしてもよい。これにより導電性ピラーによる層間接続の信頼性を高めることができる。また配線基板の放熱性も向上する。

(実施例２)

図 3 は本発明の配線基板の構成の別の例を概略的に示す断面図であり、図 4、図 5、図 6 は図 3 の配線基板の別の方向の断面構造を概略的に示す図である。図 4 では図 3 の B B 方向の断面を、図 5 では図 3 の C C 方向の断面を、図 6 では図 5 の D D 方向の断面をそれぞれ概略的に示している。なお図 3 は図 6 の E E 方向の断面構造に対応している。

この配線基板は、異なる配線層に形成された線路 1 1 L と線路 1 3 L とを導電性ピラー 7 L により層間接続するとともに、その周囲を導体層 1 0 S、1 4 S、シールドパターン 1 1 S、1 2 S、1 3 S および導電性ピラー 7 S とによりシールドしたものである。

各配線層はプリプレグなどの絶縁層 2 1 により絶縁されており、導電性ピラー 7 L、7 S は絶縁層を貫通して各導体層の層間接続を行っている。つまり、線路 1 1 L と線路 1 3 L とは、絶縁層 2 1 を貫通して配設された導電性ピラー 7 L とビアランド 1 2 V とにより層間接続されている（図 3、図 4 参照）。また導体層 1 0 S と導体層 1 4 S とは、導電性ピラー 7 S とシールドパターン 1 1 S、1 2 S、1 3 S とにより層間接続されている（図 3、図 5 参照）。

本発明ではこのような構成を採用することにより、多層配線基板内で複数の配線層にわたって配設された線路についても効果的に遮蔽することができる。

また、線路 1 1 L と線路 1 3 L との層間接続を行う導電性ピラー 7 L とビアランド 1 2 V からなる線路の伸長方向に対しては、シールドのための導電性ピラー 1 2 S はその中心軸がほぼ平行になっている。このような配線基板の層間接続を行う線路の周囲を導電性ピラー 7 S により取り囲むことにより、配線基板の表面と平行な線路のみならず層間接続部も遮蔽することができるようになる。導電性ピラー 7 L を用いて配線基板表面の半導体素子等の電子部品への接続端子への層間接続を行うと

もに、この層間接続部の遮蔽を前述のように行うことにより、配線基板の線路を、搭載する電子部品の端子の近傍まで遮蔽することができる。したがって半導体パッケージ、MCM等の電磁障害を効果的に防止することができる。

(実施例 3)

ここで本発明の配線基板の製造方法の例について説明する。本発明の配線基板において、線路のシールド、線路の層間接続等用いられる導電性ピラーは、同時に形成することができる。

図 7 A、図 7 B は本発明の配線基板の製造方法の例を説明するための図である。まず銅箔などの導体層 10、導体層 11 にそれぞれ略円錐形状を有する導電性ピラー 7 S をスクリーン印刷により形成する。導電性ピラーは例えば導電性樹脂、導電性ペーストなどにより形成するようによればよい。このとき信号線路の層間接続のための導電性ピラー 7 S や、サーマルビアとして用いる導電性ピラー等についても同時に形成することができる。

そして、セミキュア状態 (B ステージ) のプリプレグ 21 i を介して導電性ピラー 7 S を形成した導体層 10 と導体層 11 とを対向配置する。このとき、導体層 10 と導体層 11 とに形成した導電性ピラー 7 S どうしが噛み合うように配置する。

そして、これらの積層体をプレスしながら加熱する。加圧により、導電性ピラー 7 S は軟化した状態のプリプレグ 21 i を貫通し、塑性変形しながら対向する導体層と接続する。またプリプレグ 21 i は硬化して C ステージとなる。したがってこのような手法で形成した導電性ピラーは、塑性変形層を有している。

このように略円錐形状の導電性ピラーを形成し、この導電性ピラーを

セミキュア状態のプリプレグを貫通させることにより層間接続を形成することができる。この方法では、絶縁層を介して積層された複数の導体層の層間接続を、穴あけ工程やメッキ工程を用いることなく形成することができる。したがって配線基板の製造の生産性を向上することができる。導電性ピラーの位置あわせについては、例えばX線により透視して行うようにしてもよい。

図8A、図8B、図8Cは本発明の配線基板の製造方法の別の例を説明するための図である。このように、導電性ピラー7Cの頭部の先鋭度をセミキュア状態のプリプレグを貫通する範囲で小さくするようにしてもよい。このようにすることにより、導電性ピラー7Cどうしが噛み合ったときの密着性が向上する。

ここでは導電性ピラーを用いて導体層と絶縁層との積層時に層間接続確立する手法について説明したが、本発明はこのような手法に限定されるものではない。例えば、工程数は増加するものの、絶縁層にスルーホールを形成し、このスルーホールに導電性樹脂を埋め込んだり、メッキ層を形成したりすることにより導電性ピラーを形成するようにしてもよい。

(実施例4)

図9、図10は本発明の配線基板の構成の別の例を概略的に示す図である。これらの図では線路とその遮蔽構造を例示している。

この配線基板は、線路31をそれぞれ絶縁層33、34を介して導体層35、36で挟み込むとともに、線路31に沿って絶縁層33、34に溝状のフォトビア37、38を配設し、このフォトビア33、34の表面に導体層35を形成することにより導体層35と導体層36とを層間接続している。

この例では導体層 35、36は無電解メッキにより形成している。フォトビア 37とフォトビア 38とは重ねて形成することができないため、ここでは2つのフォトビアを相互にずらせて配設した。なお線路 31の幅とフォトビアの径は同じでなくともよい。ここでは線路幅、溝状のフォトビア幅はともに約0.1mm～約0.5mm程度に設定しているが、このようなパラメータは必要に応じて設定するようにすればよい。

図11は本発明の配線基板の構成の別の例を概略的に示す図である。

この図は図10のa a方向の断面構造に対応しているが、溝 37、38の代わりに円形のフォトビア 39を線路に沿って列設している。

このように通常用いられる円形のフォトビアを採用すると、シールドパターン 2の幅をフォトビア径の約2倍に設定する必要がある。例えばいまフォトビア径を0.2mmに設定したとすると、シールドパターン 2の幅は約0.4mm以上に設定する必要がある。

図12は本発明の配線基板の構成の別の例を概略的に示す図である。

この例は図9、図10に例示した本発明の配線基板の変形例であり、2段のフォトビア 37、38のずらし方を変えた例である。この場合でもシールドパターン 2の幅は図10、図11の例と同様に必要である。

このように本発明の配線基板では導体層 35と導体層 36とを層間接続する導体により、線路 31のシールドを行うことができる。

図13は本発明の配線基板の構成のさらに別の例を概略的に示す図である。

この例では、絶縁層 33、34を貫通するフォトビア 40を形成し、このフォトビア 40の内面は無電解メッキにより導体層 35を配設している。

このような構成を採用することにより、シールドパターン 2の幅を小さくすることができる。したがって、線路 31のシールド構造をコンパ

クトにすることができる。

(実施例 5)

上述のように本発明の配線基板によれば、配線基板の内層の線路をほぼ完全にシールドすることができる。このため線路の一部をシールドしないようにすれば、この線路の非シールド部分をアンテナとして用いることもできる。

図 1 4、図 1 5 はこのようなアンテナを備えた本発明の配線基板の構造の例を模式的に示す図である。

簡単のため図示を省略しているが、導体層 4、6 は例えば図示しない導電性ビラー 7 S、シールドパターン 2、あるいはフォトビア等により層間接続されている。したがってこの領域では線路 3 1 は 3 次元的に遮蔽されている。

一方、線路 1 の他の部分は遮蔽されておらず、この部分の長さ L を電磁波の波長に応じて調節することにより（例えば $\lambda/4$ 、 $\lambda/2$ 、 $5\lambda/8$ 、 $3/4\lambda$ 等）アンテナとして用いることができる。この場合線路にはアナログ信号が伝搬することになる。

このような構成を採用することにより配線基板内にアンテナを内蔵させることができる。また発信源のパターンの引き回しを容易にすることもできる。特に本発明の配線基板を携帯電話、PHS 等の各種移動体通信端末に適用することにより、通信端末の小形化、軽量化を図ることができる。

(実施例 6)

図 1 6 は本発明の配線基板の構成の例を概略的に示す図である。

この配線基板は、複数の配線層を絶縁層を介して積層した多層配線基

板である。絶縁層としては、セラミクス材料から構成された第1の絶縁層51、52、53と、プリプレグ等の樹脂材料から構成された第2の絶縁層61、62、63とを組み合わせ用いている。すなわち、この配線基板はセラミクス基材50と樹脂基材60とを複合化したものである。この例ではアルミナからなる第1の絶縁層と、ガラスエポキシ系樹脂をガラスクロスに含浸させたプリプレグからなる第2の絶縁層とをそれぞれ3層ずつ積層している。樹脂基材の配線層は銅箔等をパターンニングして、伝送線路、ビアランド、シールドパターン等のパターンにパターンニングされている。

セラミクス基材50は同時焼成により形成され、配線層54、55を含む複数の配線層は例えばMo、W等からなる層間接続ビア56により層間接続されている。

一方樹脂基材60の配線層64、65、66との間、および配線層54と配線層66との間は、導電性樹脂からなる導電性ピラー67により層間接続されている。図17は導電性ピラー67の構造の例を概略的に示す図である。

この導電性ピラー67は、第2の絶縁層61、62、63を貫通して複数の配線層の層間接続を行っている。

図18は本発明の配線基板の製造方法の例を説明するための図である。

例えばまずセラミック基材50の配線層54上に略円錐形状を有する導電性ピラー67をスクリーン印刷等により形成する。

ついで形成した導電性ピラー67と配線層66とが対向するように、樹脂基材とセラミクス基材とを、セミキュア状態の第2の絶縁層63を介して配置する。

そして第2の絶縁層63を加熱して軟化させながらセラミクス基材と樹脂基材とをプレスする。このとき導電性ピラー67は軟化した第2の

絶縁層 6 3 を貫通し、塑性変形しながら配線層 6 6 と接続する。またセミキュア状態だった第 2 の絶縁層 6 3 は、加熱により C ステージへと硬化する。

従来、このような導電性ピラー 6 7 による層間接続を形成する際には、例えば C ステージの樹脂層 6 2、6 1 が、加熱、加圧により軟化してしまい、配線層 6 5、6 6 が変形してしまうことがあった。さらに、このような変形に起因して、層間接続の信頼性が低下したり、配線基板の生産性が低下したりするという問題もあった。

本発明の配線基板では、セラミクス基材の硬度が樹脂層の硬度よりも大きく設定している。このため、ベースとなる基材に第 2 の絶縁層を積層して配線基板の多層化を図る場合でも、このような配線層の変形を防止することができる。すなわちセラミクス材料は有機樹脂材料に比べて十分に堅いため、積層時にも導電性ピラーによる変形が生じることはない。そのため、層間接続抵抗を常時数 $m\Omega$ 以下という非常に信頼性のある接続を実現することができた。また、積層条件に余裕ができるため、生産性も向上する。

例えば、セラミクス基材 5 0 の硬度が樹脂よりも大きいので、加圧する際に基材の面に均一に圧力を印加することができる。したがって層間接続の信頼性を向上することができる。また配線基板の生産性も向上することができる。

さらに、従来、プリプレグのような樹脂材料を主体とした絶縁層のみを用いて多層の配線基板を製造しようとする、コア（あるいはベース）となる基材の絶縁層を厚くしたり、軟化温度を高くしたりする必要があった。また接続信頼性を高めるために、コアとなる基材に形成する絶縁層の厚さに対して導電性ピラーの径を大きくしする必要があった。

これに対して本発明の配線基板では、硬度の大きいセラミクス材料を

絶縁層の少なくとも一部に採用することにより、導電性ピラーを用いた層間接続の信頼性を向上することができる。これにより、樹脂からなる第2の絶縁層の厚さを薄くしたり、導電性ピラーの径を小さくすることができる。したがって高密度実装に対応した薄型の配線基板を提供することができる。

さらに、セラミクス基板は硬度は大きいが脆いという性質を有している。本発明の配線基板では樹脂基材がセラミクス基材に対するクッションの役割を果たし、セラミクス基材を保護することができる。

なお、コア基材となる絶縁層の硬度は、モース硬度で約3以上、あるいはビッカース硬度で約200以上であればよいことを発明者らは見出した。セラミクスは、一般にビッカース硬度で約650以上であり、アルミナ等は1600程度である。また銅、鉄、ガラスはモース硬度でそれぞれ約3、約5～約7、約4.5程度であり、いずれも本発明の配線基板の第1の絶縁層として用いることができる。

(実施例7)

図19は本発明の配線基板の構成の別の例を概略的に示す図である。

図16の例ではセラミクス基材50の片面に樹脂基材60を配設する構成を示したが、この例ではセラミクス基材50の両面に樹脂基材60を配設している。このような場合においても、本発明の配線基板では硬度が高く剛性の大きい基材層をベースまたはコアに用いているため、基材全体に均一な圧力を印加することができ、信頼性の高い配線基板を提供することができる。

またセラミクスは焼結体であるため、いくら研磨しても表面に微細な穴や凹凸がある。このセラミクスに薄膜積層する場合にはこのような凹凸や穴を埋める必要がある。本発明の配線基板では、セミキュア状態の

樹脂材料により、セラミクス表面の凹凸、穴が自動的に埋まるので、生産性を向上することができる。また樹脂層のセラミクス表面の凹凸へのアンカリング効果により、複数の絶縁層どうしを強固に接合することができる。

なおこの実施例では、樹脂基材を積層するベースあるいはコアとなる基材としてセラミクス材料を絶縁層に用いた例を説明したが、本発明の配線基板はこれに限定されることなく、樹脂材料よりも硬度の大きい材料であれば用いることができる。このような材料として、例えば、ガラスや金属板等、さらに表面に絶縁層を有する金属板等をあげることができる。

本発明の配線基板では、ベース基材が例えばセラミクスのような高剛性の材料からなっているので、両面から積層しても内層のベース基材中の配線が変形しない。そのため、非常に多層の配線基板でも容易に形成することができる。一方、本発明による配線基板は上記の実施例にとらわれず、発明の主旨を逸脱しない範囲で種々変形が可能である。まず、実施例では同時焼成セラミクス基板を用いたが、これはセラミクス基材、積層セラミクス基板、ガラスセラミクス基材、ガラス基材、金属、メタルベース基板などでもよい。これは、積層する有機樹脂よりも硬度が高いベース基材を用いることで、本発明の配線基板が構成できるためである。

以上のように、本発明にかかわる配線基板においては、ベース基材が基本的に積層する材料より硬度が高いため、積層時にベース基材や積層する材料が必要以上に変形しない。そのため、この間の接続ビアの接続信頼性が高いという特徴がある。またそのため、積層条件に余裕がでて、量産に対応できるという効果がある。

また、ベース基材にセラミクススを利用した場合には次のような効果

が新たに発生する。セラミクス基板は配線の多層化が容易であるため、ベース基材中に配線層を形成できる。積層する有機材料に形成された配線層の配線ピッチ（約0.1mm）よりも粗いピッチ（約0.2mm）ではあるが、容易に高多層の配線層が形成できるため、配線の微細化が必要な部分のみ積層する有機材料部分に形成すれば良くなる。また一方、近年では半導体装置の高速化に伴い、消費電力が増加して電源系の配線強化が叫ばれている。セラミクスをベース基材中に電源系のベタパターン層を構成することで、極めて安定な半導体装置への電源供給が行える。また、セラミクス基材は硬質であるため、従来のプリント配線基板のように曲げに弱いということがない。つまりセラミクス自体が支持体となりうるので、面積が大きい基板であっても極めて信頼性が高く、大きなパッケージ基板としても有効となる。また反対に、セラミクス基材単独での配線基板と比べ、有機材料を積層するため、セラミクスの弱点である「脆い」ことをクッション材的な役割を持って改善することができる。

さらに、ベース基材に金属板を用いた場合には、次のような新たな効果が生まれる。近年の半導体の高速化に伴い、半導体装置の発熱に関する課題は重要な問題になっている。従来のプリント配線基板は、基本構成が有機材料であったため、熱伝導性が悪いという欠点があった。そのため、半導体装置のパッケージに直接ヒートシンクをあてていたため、ヒートシンクの高さがシステム機器の小型化の阻害要因となっていた。さらにヒートシンクの搭載のために、実装領域に制限が生じることもしばしばあった。本発明において、ベース基材が金属板を持つことによって、配線基板から熱を外部に逃がすことが可能となる。積層する有機材料部分の層間接続は、導電性ペースト材料で満たされたビアを用いている。電気的な層間の接続ばかりでなく、このビアをサーマルビアとして

使用することによって、半導体装置からベース基材である金属板までの熱パスが確保でき、熱伝導性の良好な配線基板が構成できる。さらに、金属板を通常の配線基板領域から伸延し、ヒートスプレッドとしても利用できる。放熱は発熱源からの熱の移動と、外部への熱拡散が重要であり、その熱の移動と熱拡散を兼ね備えた構造が容易に構成できる。つまり、配線基板製造プロセスとして、ヒートシンクを一部に形成した金属板をベース基材にして、本発明に係わる有機材料での配線層を積層することによって容易に形成することができる。また、このような金属板を配線層部分以外などで種々加工することによって、筐体、支持体など配線基板単独以外の機能を付加することができるようになる。

(実施例 8)

図 20 は本発明の半導体パッケージの構成の例を概略的に示す図である。

この半導体パッケージは上述した本発明の配線基板 70 に半導体素子 71 をフェースダウン型に実装したものである。

この配線基板 70 は、ベース基材 72 と樹脂基材 60 とを積層したものである。半導体素子は信号、電源等の端子 73 と、放熱のためのダミー端子 74 とを有しており、どちらも半田バンプ 75 により配線基板 70 の表面の配線層 64 と接続している。また半導体素子 71 と、配線基板 70 との間の間隙は、エポキシ系樹脂等の封止樹脂 76 により封止、保護されている。

また樹脂基材 60 の配線層の層間接続は前述同様に導電性ピラー 67 により行っているが、放熱のためのダミー端子 74 と接続した部分はサーマルビア 67 T として用いられている。このサーマルビア 67 T はベース層である例えば銅などの金属板 72 と熱的に接続しており、半導体素子 71 の発熱を効果的に放散することができる。また金属板 72 の他

の面にはヒートシンク 77 が配設され、放熱効率を向上している。

本発明の半導体パッケージでは、半導体装置を搭載する配線基板の一部に、樹脂基材よりも硬度の大きい金属、セラミクス等の基材を採用することにより、層間接続の信頼性を向上するとともに、配線基板の生産性を向上することができる。加えて、窒化アルミ等のセラミクス材料や、銅などの金属材料は熱伝導率が大いので、半導体素子の動作により生じる熱を効果的に放散することができる。

図 2 1 は本発明の半導体パッケージの構成の別の例を概略的に示す図である。

この例ではベアチップ状態の半導体素子 71 に替えて、モールド樹脂あるいはセラミクスパッケージ等で封止された半導体パッケージ 71b を搭載した構成を示している。このようにサーマルビア 67T は、封止された半導体パッケージの発熱の放散についても有効に用いることができる。

図 2 2 は本発明の半導体パッケージのさらに別の構成の例を概略的に示す図である。

この半導体パッケージでは、半導体素子上に、電気的な接続端子が 2 次元の格子状に配列している。またこの例では、ベース材 72 として、セラミクスや、ガラス、あるいは表面に薄い（約 100 μ m 以下程度）絶縁層を備えた金属板等の少なくとも表面が絶縁性を呈する基板を用いている。

このように導電性ピラー 67 を、硬度の大きいベース材 72 に付き当てることにより、信号端子 73 間の絶縁を確保することができる。また、導電性ピラー 67 を通じて半導体素子からの発熱を放散することができる。

図 2 3 は本発明の半導体パッケージの構成の別の例を概略的に示す図

である。

この半導体パッケージはマルチチップモジュールであり、配線基板 70 上に実装された半導体素子 71 は、メタルキャップ 78 により気密封止されている。本発明の半導体パッケージでは、ベース基材 72 として硬度の大きい材料を選択して用いることにより、メタルキャップ 78 をベース基材 72 上に形成することができる。

図 24 は本発明の半導体パッケージの構成の別の例を概略的に示す図である。

この半導体パッケージでは、セラミクス基材、金属板等のベース材 72 の両面に樹脂基材を配設するとともに、電子部品を搭載している。この例では半導体素子 71 の反対側には電子部品としてチップコンデンサ 78 を搭載している。チップコンデンサは、半田、導電性樹脂等により配線基板上に搭載されている。

本発明の配線基板ではベース基材 72 の熱伝導率が大きいため、ヒートシンク 77 の配設位置を半導体素子 71 の対向位置からずらすことができる。このため半導体パッケージの設計の自由度を向上することができる。

図 25 は本発明の半導体パッケージの構成のさらに別の例を概略的に示す図である。

この例では配線基板として、セラミクス基材 50 の両面に樹脂基材 60 を積層したものを用いている。このような構成を採用することにより、配線基板の両側を接続することもできる。またセラミクス基材 50 に、共通の電源プレーン、グランドプレーン等を配設するようにしてもよい。

またこの例では、半導体素子 71 の反対側には半導体素子 79 が搭載されている。この半導体素子 79 はボンディングワイヤ 80 により配線基板に接続されている。このように本発明の半導体パッケージでは、半

導体素子、各種電子部品の実装の手法は必要に応じて選択するようにすればよい。

このようにプリプレグなどの樹脂層よりも硬度の大きい基材をベース材またはコア材として採用するとともに、樹脂基材の配線層の層間接続に導電性ピラーを用いる本発明の配線基板を半導体パッケージに適用することにより、半導体パッケージの信頼性を向上することができる。また、半導体パッケージの設計の自由度を向上することもできる。

なお樹脂層よりも硬度の大きい基材をベース材またはコア材として採用した本発明の配線基板に、前述した線路の遮蔽構造を組み合わせるようにしてもよい。

産業上の利用可能性

以上説明したように、本発明の配線基板によれば配線基板の内層の配線層の線路の周囲を 360° にわたって効果的にシールドすることができる。これにより、例えば線路からの不要な輻射に起因する悪影響が、配線基板内の他の線路、配線基板に搭載された電子部品、あるいは配線基板の外側へ及ぶのを防ぐことができる。また線路への、これらの部分からの悪影響も排除することができる。

また本発明の配線基板によれば、ベース材あるいはコア材として、プリプレグ等の樹脂材よりも硬度の大きな材料を採用することにより、導電性ピラーによる層間接続の信頼性を向上することができる。また、樹脂層の厚さを薄くし、さらに導電性ピラーの径を小さくすることができる。したがって配線基板を薄くすると同時に、実装密度を高めることができる。

本発明の配線基板は、複数の配線層と複数の絶縁層とを積層した多層配線基板において、前記絶縁層を介して対向した前記配線層の層間接続

は導電性ピラーにより行われ、前記絶縁層のうち少なくとも1層はセラミクス材料からなる構成を採用している。

例えばコアセラミクスプリント配線に代表される本発明の配線基板を、例えば従来のD/C基板（薄膜／セラミクス基板）と比較した場合、以下のような利点がある。

まず、セラミクスではいくら表面を研磨しても、焼結体であるために表面に微少な穴がある。スパッタ、蒸着などにより形成する薄膜では1層1層の厚みが薄いので、セラミクス表面のグレインレベルの凹凸を埋める工程が必要になるが、本発明の配線基板では、プリプレグ等の樹脂のBステージ化と圧力による積層のため積層時に穴が自動的に埋まる。

また、セラミクス基板上に薄膜配線層を形成する場合、導体層と絶縁層を交互に1層1層積み重ねて形成するために高コストとなってしまう。本発明の配線基板では、通常のプリント配線板の製造方法に準じた方法で製造することができ、そのためコストを大きく低減することができる。

さらに、セラミクス基板上に薄膜配線層を形成する場合、セラミクス基材の表裏面のうちで片面づつ、あるいは片面のみしか薄膜配線層を形成することができない。これに対して本発明の配線基板では、表裏面同時に作成することができるので、多層化が容易であり、生産性を大きく向上することができる。しかも本発明の配線基板では、ベース材、あるいはコア材の硬度が高いため配線基板の全面にわたって均一に加圧することができ、導電性ピラーによる接続信頼性は高いものとなる。このことは、特に配線基板の面積が大きい場合には顕著である。

このような観点からセラミクス基板上に薄膜配線層を形成するタイプの配線基板と、本発明の配線基板の製造コストを比較してみると、全体として数十分の1から数百分の1にまで製造コストを低減することができる。

つぎに、本発明の配線基板と、セラミクス基材のフレキシブル基板を積み重ねたタイプの配線基板とを比較する。

ベース材に追加する層をフレキシブル配線板にし、コアのセラミクス基板に積み重ねるとしても、それには何らかの接続が必要となる。本発明ではセラミクス層とフレキシブル基板とをプリプレグを介して接続することができるので、生産性が高い構造である。

また、フレキシブル配線板はせいぜい２層程度しか追加層としてコアセラミクスに積層できないが、本発明の配線基板では、プリプレグとフレキシブル基板とを必要に応じて組み合わせることにより、さらなる多層化を容易に行うことができる。

またプリプレグ等の樹脂基板は、フレキシブル配線板よりも安価であり、配線基板全体のコストを低減することもできる。

他のビルドアップ基板と比較した場合でも、コア材として樹脂基板を用いた場合には構造強度などに課題がある。さらに、本発明ではコア材料として、セラミクス、金属等の熱伝導率の高い材料を用いることにより、横方向の熱伝導率をも向上し、熱を配線基板全体から均等に逃すことができる。

また、セラミクスは高誘電率なので、電源系のインピーダンスを下げたり、電源変動を小さくするバイパスコンデンサなどを本発明の配線基板のコアセラミクス基板内に内蔵させることができる。したがって配線基板の高機能化、多機能化にも対応することができる。

請 求 の 範 囲

1. 伝送線路と、

前記伝送線路に沿って前記伝送線路の周囲を取り囲むように配設され、
前記伝送線路を遮蔽する遮蔽手段と、

前記伝送線路と前記遮蔽手段との間に配設された絶縁層と
を具備したことを特徴とする配線基板。

2. 請求の範囲第1項に記載の配線基板において、前記遮蔽手段は、前記伝送線路に沿って配設された複数の導電性ピラーを有することを特徴とする。

3. 請求の範囲第2項に記載の配線基板において、前記導電性ピラーは前記絶縁層を貫通して配設されていることを特徴とする。

4. 請求の範囲第2項に記載の配線基板において、前記導電性ピラーはその中心軸が前記伝送線路の伸長方向とほぼ垂直であることを特徴とする。

5. 請求の範囲第2項に記載の配線基板において、前記導電性ピラーはその中心軸が前記伝送線路の伸長方向とほぼ平行であることを特徴とする。

6. 第1の面と第2の面とを有する伝送線路と、

前記伝送線路の前記第1の面と対向した第1の導体層と、

前記伝送線路の前記第2の面と対向した第2の導体層と、

導体材料からなり、前記第 1 の導体層と前記第 2 の導体層とを接続する遮蔽手段と、

前記伝送線路を前記第 1 の導体層、第 2 の導体層、及び遮蔽手段から絶縁する絶縁層と

を具備したことを特徴とする配線基板。

7. 請求の範囲第 6 項に記載の配線基板において、前記遮蔽手段は、前記伝送線路に沿って配設され、前記絶縁層を貫通して前記第 1 の導体層と前記第 2 の導体層とを接続した複数の導電性ピラーを有することを特徴とする。

8. 請求の範囲第 7 項に記載の配線基板において、前記絶縁層は、前記伝送線路の第 1 の面側に配設された第 1 の絶縁層と、前記伝送線路の第 2 の面側に配設された第 2 の絶縁層とからなり、前記導電性ピラーは前記第 1 の絶縁層を貫通した第 1 の部分と、前記第 2 の絶縁層を貫通した第 2 の部分とを有することを特徴とする。

9. 請求の範囲第 8 項に記載の配線基板において、前記導電性ピラーの第 1 の部分と前記第 2 の部分とはビアランドを介して接続していることを特徴とする。

10. 請求の範囲第 6 項に記載の配線基板において、前記導電性ピラーの中心軸は前記伝送線路の伸長方向とほぼ垂直であることを特徴とする。

11. 請求の範囲第 6 項に記載の配線基板において、前記遮蔽手段は、前記第 1 の導体層と前記第 2 の導体層とを接続する第 3 の導体層を有す

ることを特徴とする。

1 2. 請求の範囲第 1 1 項に記載の配線基板において、前記絶縁層は前記伝送線路に沿って配設された溝を有し、前記第 3 の導体層は、前記溝の少なくとも表面を覆って前記第 1 の導体層と前記第 2 の導体層とを接続するように配設されたことを特徴とする。

1 3. 第 1 の面と第 2 の面とを有する第 1 の絶縁層と、
前記第 1 の絶縁層を貫通して配設された第 1 の導電性ピラーと、
前記第 1 の導電性ピラーの周囲を取り囲むように前記第 1 の絶縁層を貫通して配設された第 2 の導電性ピラーと、
第 1 の面と第 2 の面とを有し、この第 1 の面と前記第 1 の絶縁層の第 2 の面とが対向するように前記第 1 の絶縁層と積層された第 2 の絶縁層と、
前記第 1 の導電性ピラーと接続するように前記第 2 の絶縁層を貫通して配設された第 3 の導電性ピラーと、
前記第 3 の導電性ピラーの周囲を取り囲むとともに、前記第 2 の導電性ピラーと接続するように前記第 2 の絶縁層を貫通して配設された第 4 の導電性ピラーと を具備したことを特徴とする配線基板。

1 4. 請求の範囲第 1 3 項に記載の配線基板において、前記第 2 の絶縁層の前記第 2 の面に、前記第 1 の導電性ピラーを接続して配設された導体パッドをさらに具備したことを特徴とする配線基板。

1 5. 請求の範囲第 1 4 項に記載の配線基板において、前記第 2 の絶縁層の前記第 2 の面に、前記導体パッドを囲んで前記第 2 の導電性ピラー

を共通接続するように配設された導体パターンをさらに具備したことを特徴とする。

16. 請求の範囲第12項に記載の配線基板において、前記第1の導電性ピラーと前記第3の導電性ピラーとは直接接続していることを特徴とする。

17. 配線基板上に半導体素子を搭載した半導体パッケージにおいて、
前記配線基板は、
前記配線基板の内層に配設された伝送線路と、
前記伝送線路に沿って前記伝送線路の周囲を取り囲むように配設され、
前記伝送線路を遮蔽する遮蔽手段と、
前記伝送線路と前記遮蔽手段との間に配設された絶縁層と
を具備したことを特徴とする半導体パッケージ。

18. 第1の硬度を有する第1の絶縁層と、
前記第1の絶縁層と積層され、前記第1の硬度よりも小さい第2の硬度を有する第2の絶縁層と、
前記第2の絶縁層を貫通して配設された第1の導電性ピラーと
を具備したことを特徴とする配線基板。

19. 請求の範囲第18項に記載の配線基板において、
前記第1の絶縁層または前記第2の絶縁層と積層された、前記第1の硬度よりも小さい第3の硬度を有する第3の絶縁層と、
前記第3の絶縁層を貫通して配設された第2の導電性ピラーと
をさらに具備したことを特徴とする配線基板。

20. 請求の範囲第18項に記載の配線基板において、

前記第1の絶縁層と前記第2の絶縁層との間に挟持された第1のビアランドと、前記第2の絶縁層を介して前記第1のビアランドと対向するように配設された第2のビアランドとをさらに具備し、

前記第1の導電性ピラーは、前記第2の絶縁層を貫通して前記第1のビアランドと前記第2のビアランドとを接続していることを特徴とする。

21. 請求の範囲第18項に記載の配線基板において、前記第1の導電性ピラーは導電性樹脂からなることを特徴とする。

22. 請求の範囲第18項に記載の配線基板において、前記第1の導電性ピラーの硬度は前記第1の硬度よりも小さいことを特徴とする。

23. 請求の範囲第18項に記載の配線基板において、前記第2の絶縁層は樹脂材料からなることを特徴とする。

24. 請求の範囲第19項に記載の配線基板において、前記第3の絶縁層は可撓性を有する樹脂材料からなることを特徴とする。

25. 請求の範囲第18項に記載の配線基板において、前記第1の絶縁層はセラミクス材料からなることを特徴とする請求項2に記載の配線基板。

26. 請求の範囲第18項に記載の配線基板において、前記第1の絶縁層はガラスからなることを特徴とする。

27. 請求の範囲第18項に記載の配線基板において、前記第1の絶縁層は表面が絶縁性物質により被覆された金属板であることを特徴とする。

28. 請求の範囲第27項に記載の配線基板において、前記第1の導電性ピラーと電氣的に独立に配設され、前記金属板と熱的に接続された第3の導電性ピラーをさらに具備したことを特徴とする。

29. 請求の範囲第18項に記載の配線基板において、前記第1の絶縁層はその表面に微細な凹凸を有し、前記第2の絶縁層は前記第1の絶縁層の前記凹凸と嵌合していることを特徴とする。

30. 請求の範囲第18項に記載の配線基板において、前記第1の絶縁層の熱伝導率は、前記第2の絶縁層の熱伝導率よりも大きいことを特徴とする。

31. 第1の面と第2の面を有し、前記第1の面または前記第2の面に第1のビアランドが配設された、第1の硬度を有する第1の絶縁層と、

前記第1の絶縁層を挟持するように配設され、前記第1の硬度よりも小さな第2の硬度を有する複数の第2の絶縁層と、

前記第2の絶縁層を介して前記第1の絶縁層と対向するように配設された第2のビアランドと、

前記第2の絶縁層を貫通して前記第1のビアランドと前記第2のビアランドとを接続する第1の導電性ピラーと

を具備したことを特徴とする配線基板。

3 2. セラミクス材料からなる第 1 の絶縁層と、

前記第 1 の絶縁層と積層され、樹脂材料からなる第 2 の絶縁層と、

前記第 1 の絶縁層と前記第 2 の絶縁層との間に挟持された第 1 のビアランドと、

前記第 2 の絶縁層を介して前記第 1 のビアランドと対向するように配設された第 2 のビアランドと、

前記第 1 のビアランドと前記第 2 のビアランドとを接続する導電性ピラーと

を具備したことを特徴とする配線基板。

3 3. 第 1 の硬度を有する第 1 の絶縁層の第 1 の面に第 1 のビアランドを有する第 1 の配線層を形成する工程と、

前記第 1 のビアランド上に、前記第 1 の硬度よりも小さな第 3 の硬度を有し、略円錐形状を有する導電性ピラーを形成する工程と、

導体層または第 1 の面に第 2 のビアランドを有する第 2 の配線層が配設された基板のいずれかを一方と、前記第 1 の絶縁層の第 1 の面とを未硬化状態のプリプレグを介して対向配置する工程と、

前記導電性ピラーと前記第 2 のビアランドが電氣的に接続するように、かつ、前記プリプレグが硬化するように、前記導体層または前記基板と、前記第 1 の絶縁層とをプレスする工程と

を有することを特徴とする配線基板の製造方法。

3 4. 配線基板上に半導体素子を搭載した半導体パッケージにおいて、

前記配線基板は、

第 1 の硬度を有する第 1 の絶縁層と、

前記第 1 の絶縁層と積層され、前記第 1 の硬度よりも小さい第 2 の硬

度を有する第 2 の絶縁層と、

前記第 2 の絶縁層を貫通した導電性ピラーと
を具備したことを特徴とする半導体パッケージ。

FIG. 1

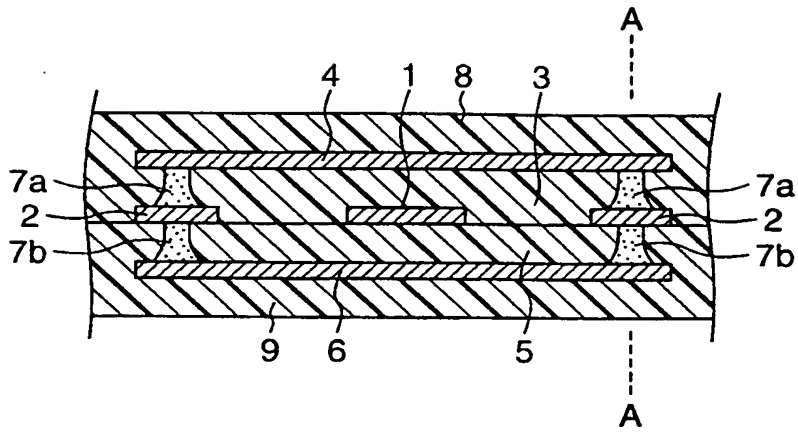


FIG. 2

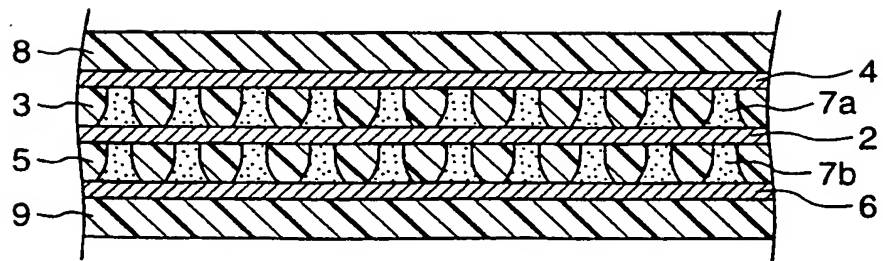


FIG. 3

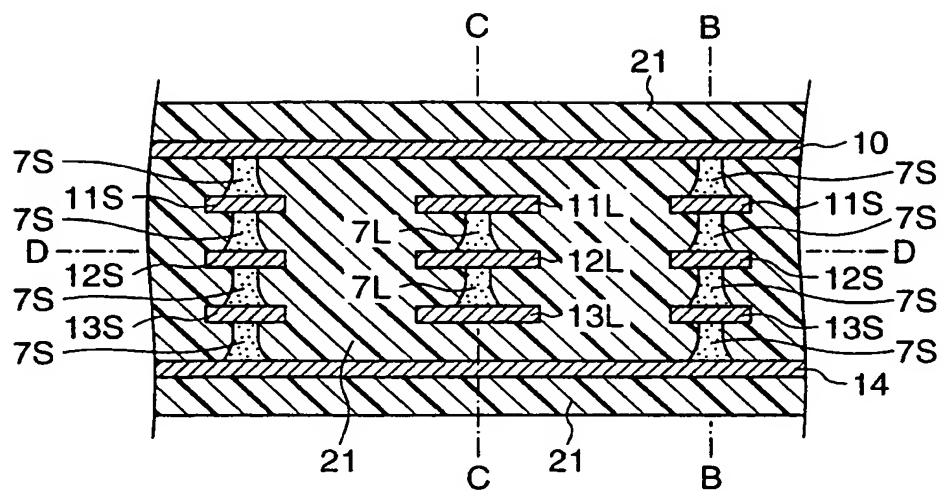


FIG. 4

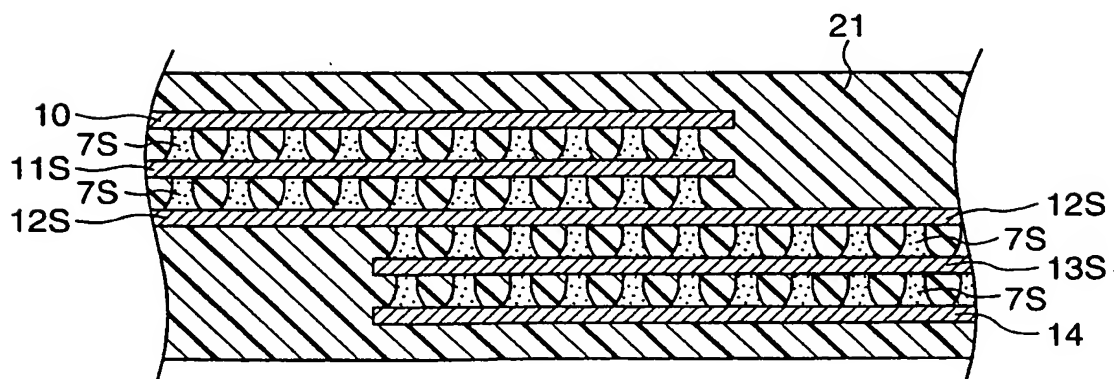


FIG. 5

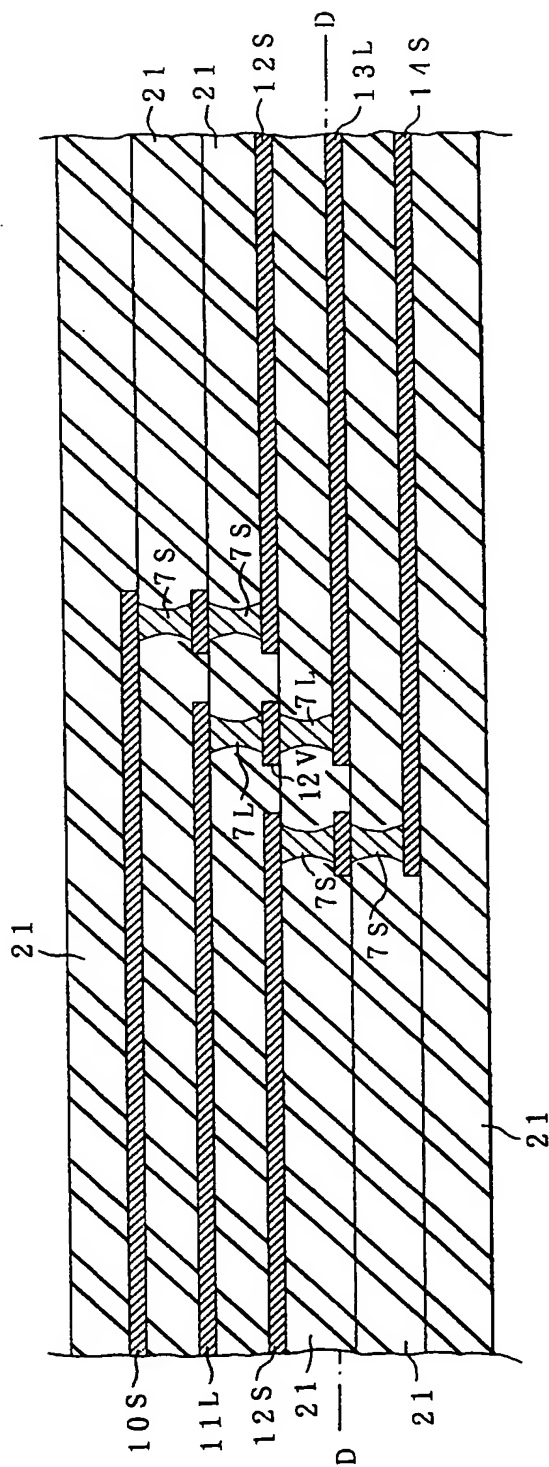


FIG. 6

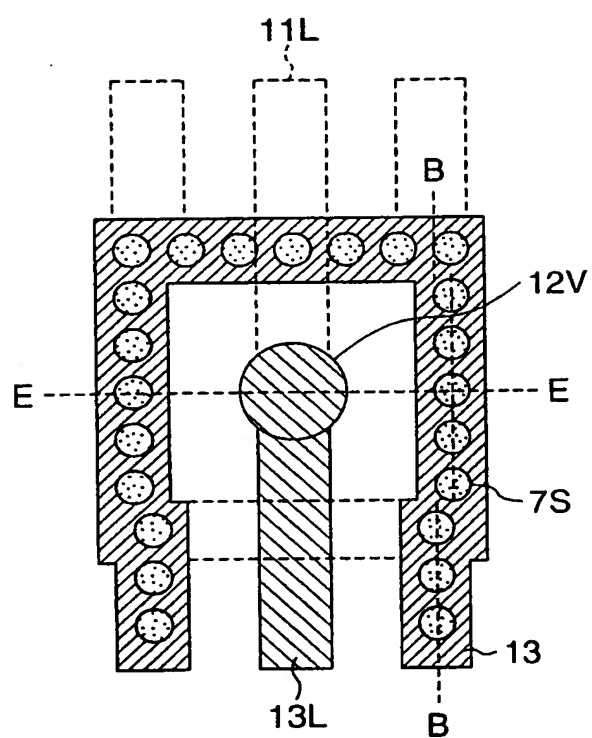


FIG. 7A

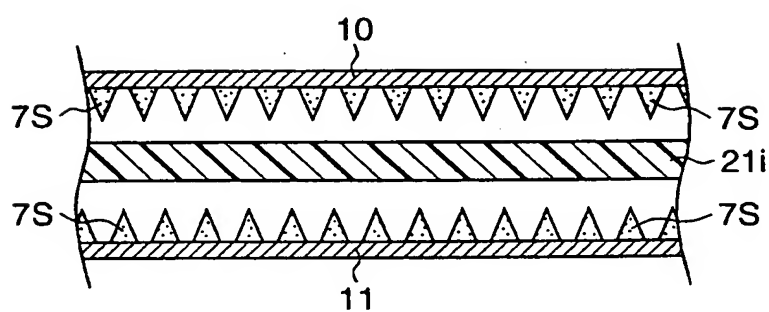


FIG. 7B

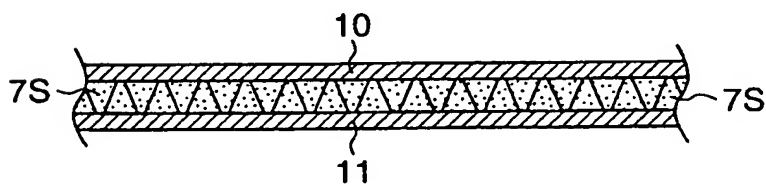


FIG. 8A

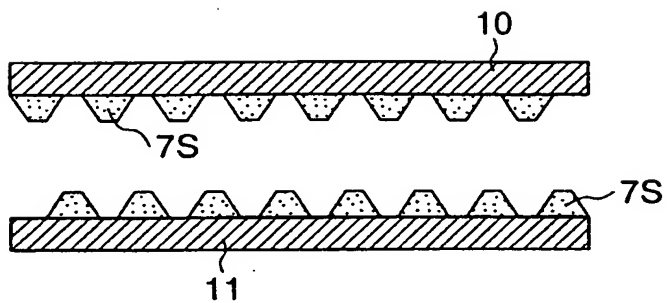


FIG. 8B

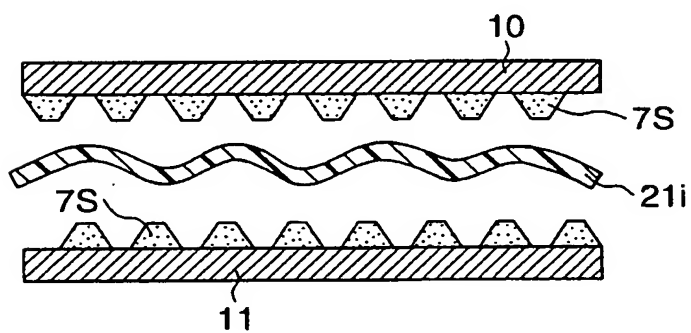


FIG. 8C

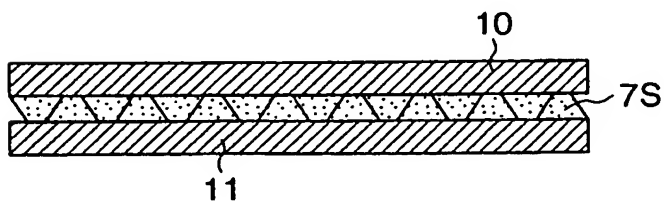


FIG. 9

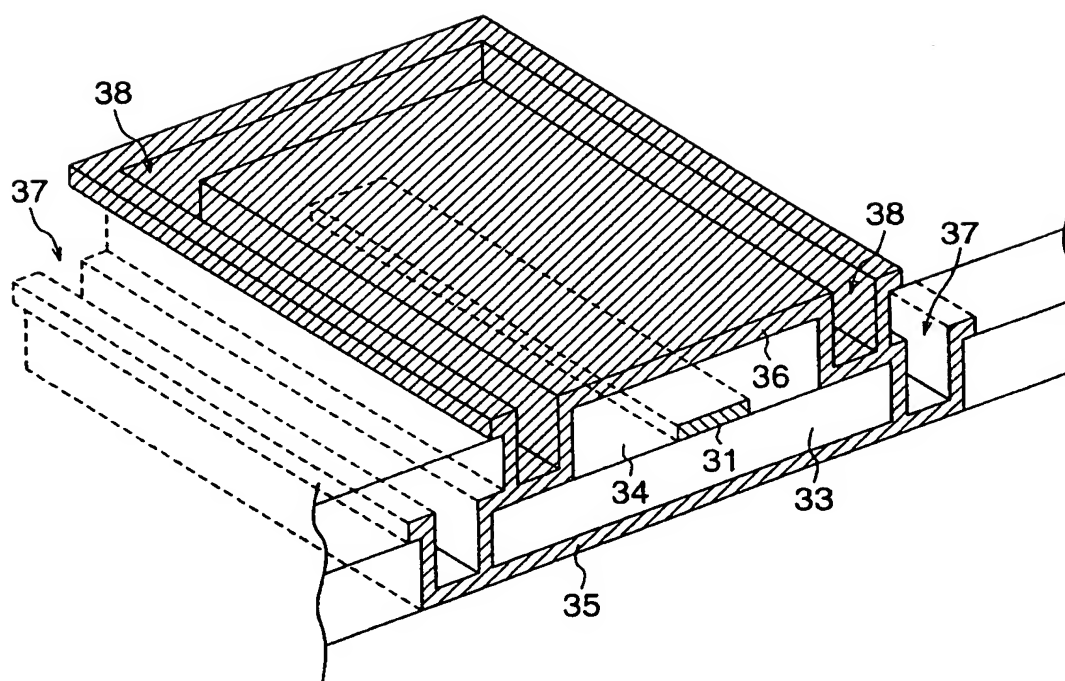


FIG. 10

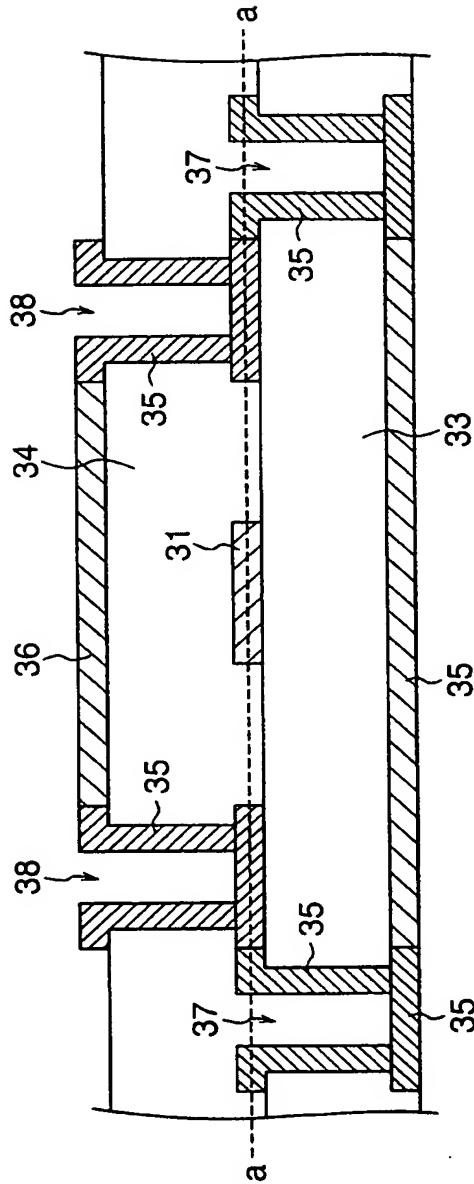


FIG. 11

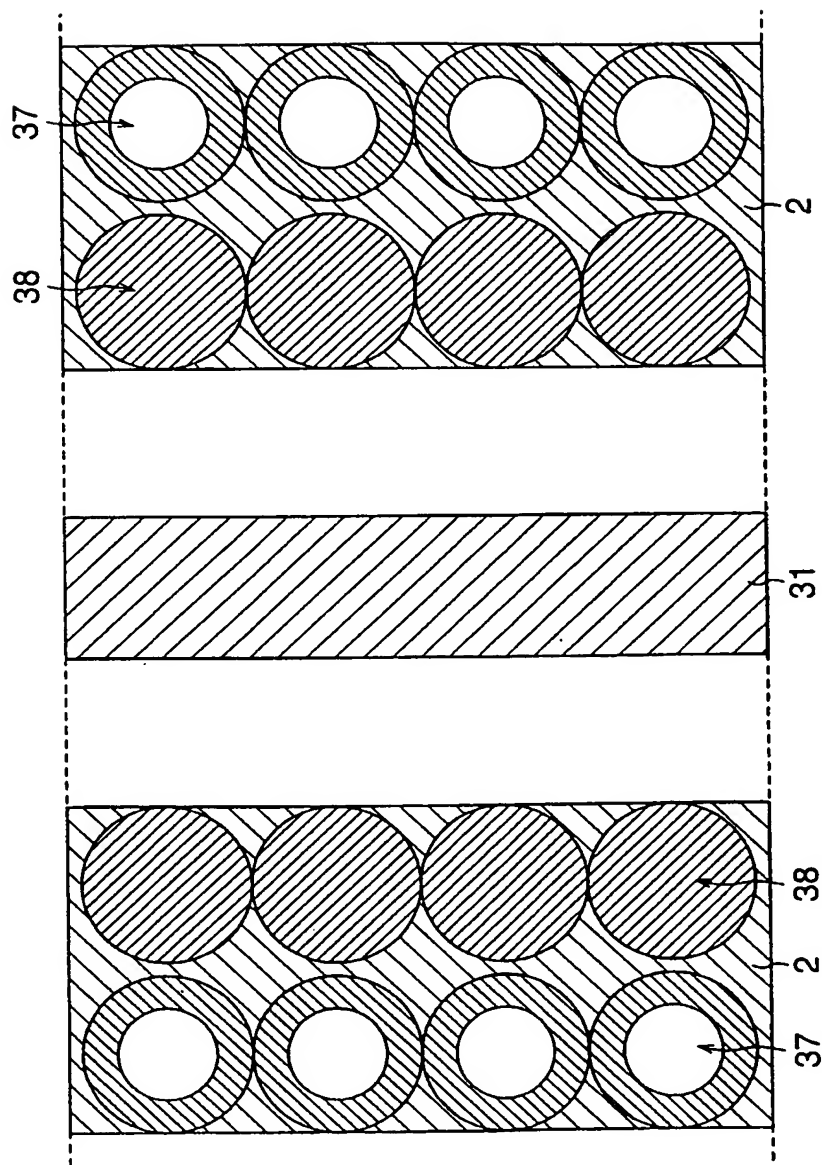


FIG. 12

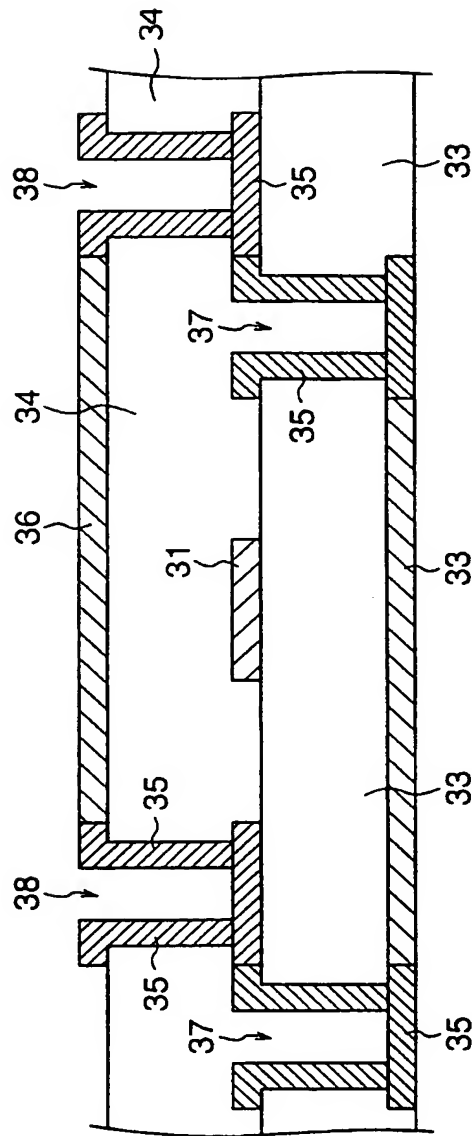


FIG. 13

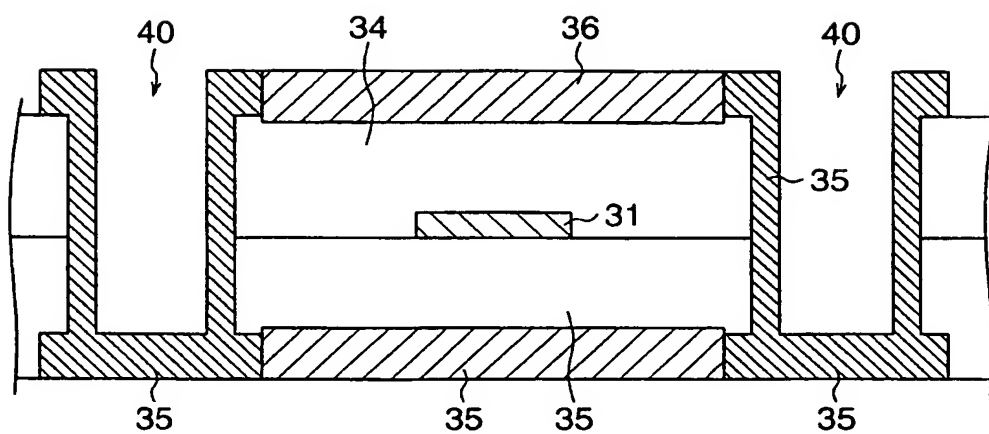


FIG. 14

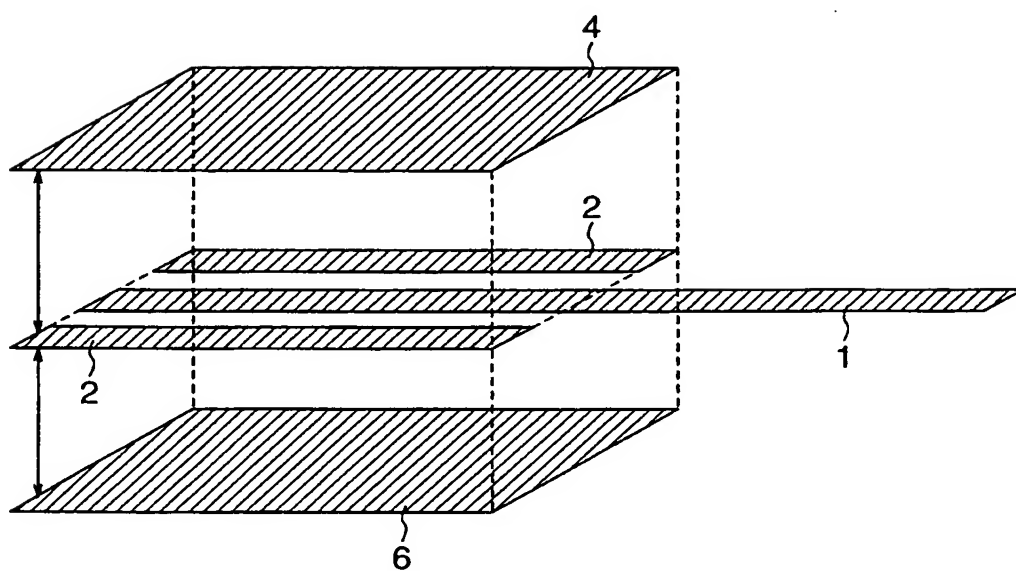


FIG. 15

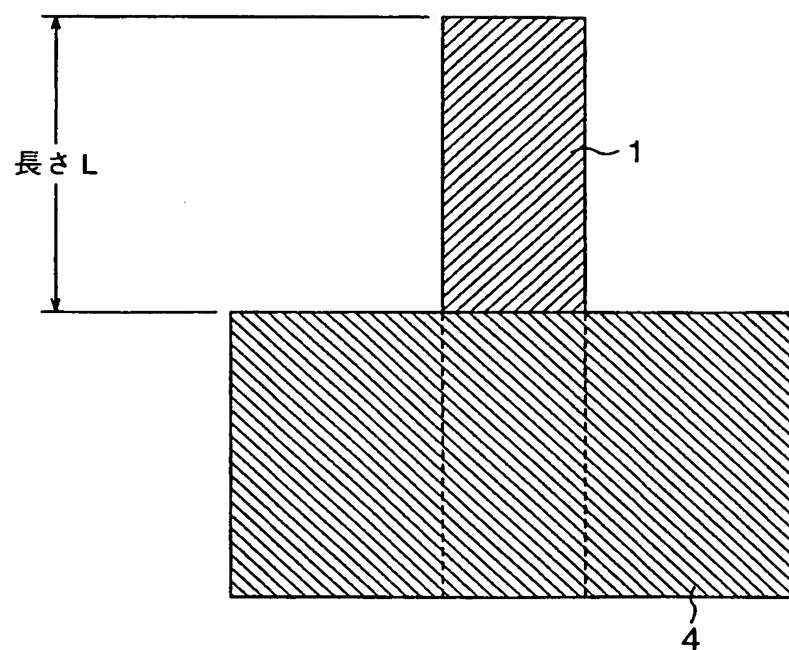


FIG. 16

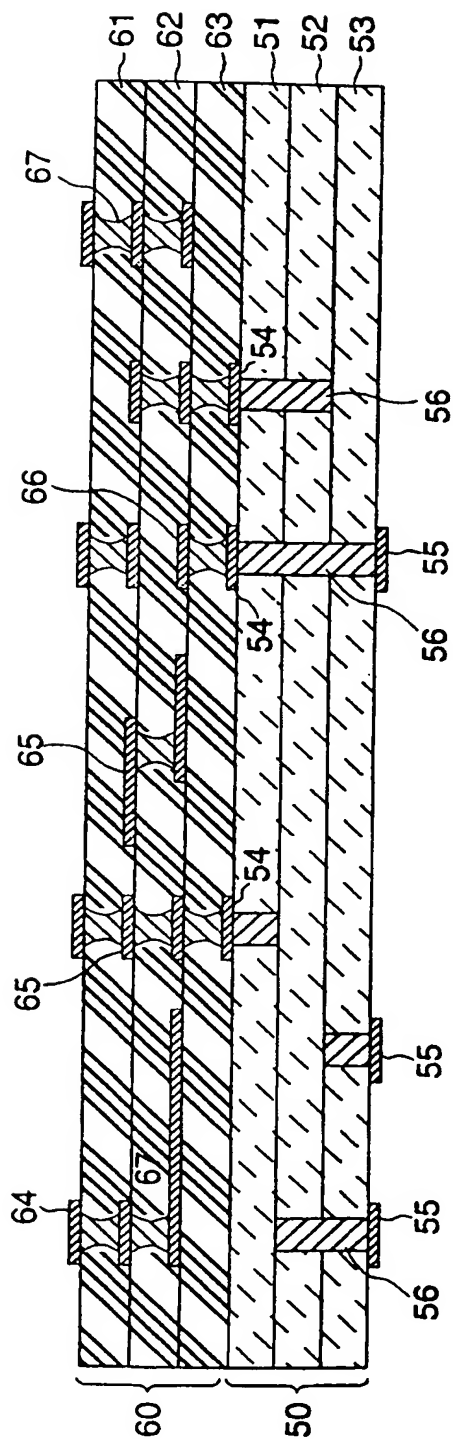


FIG. 17

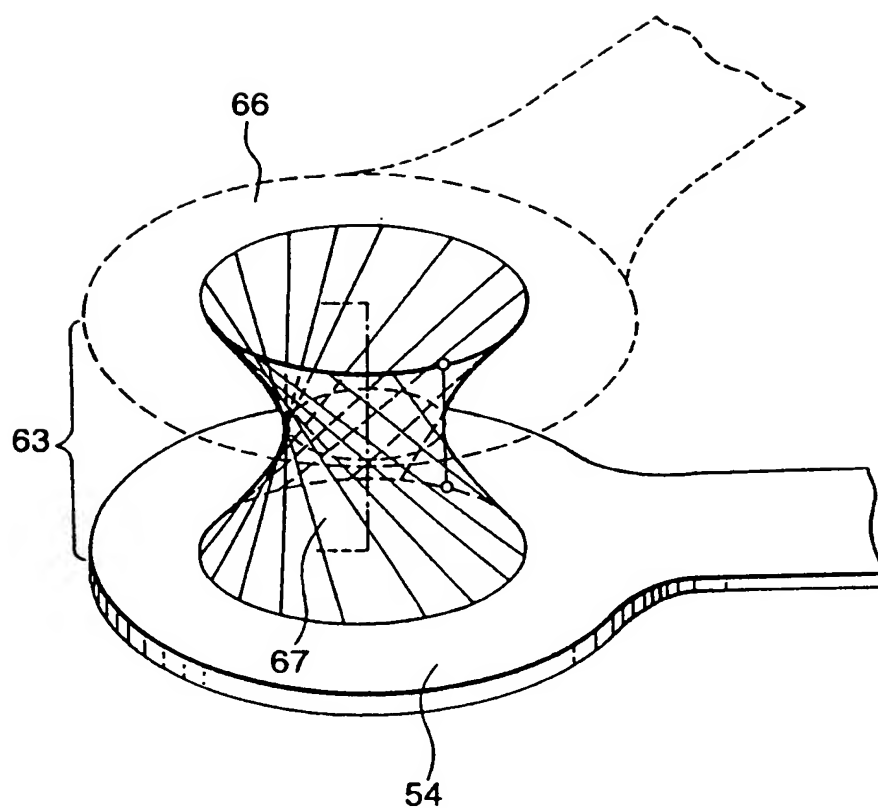


FIG. 18

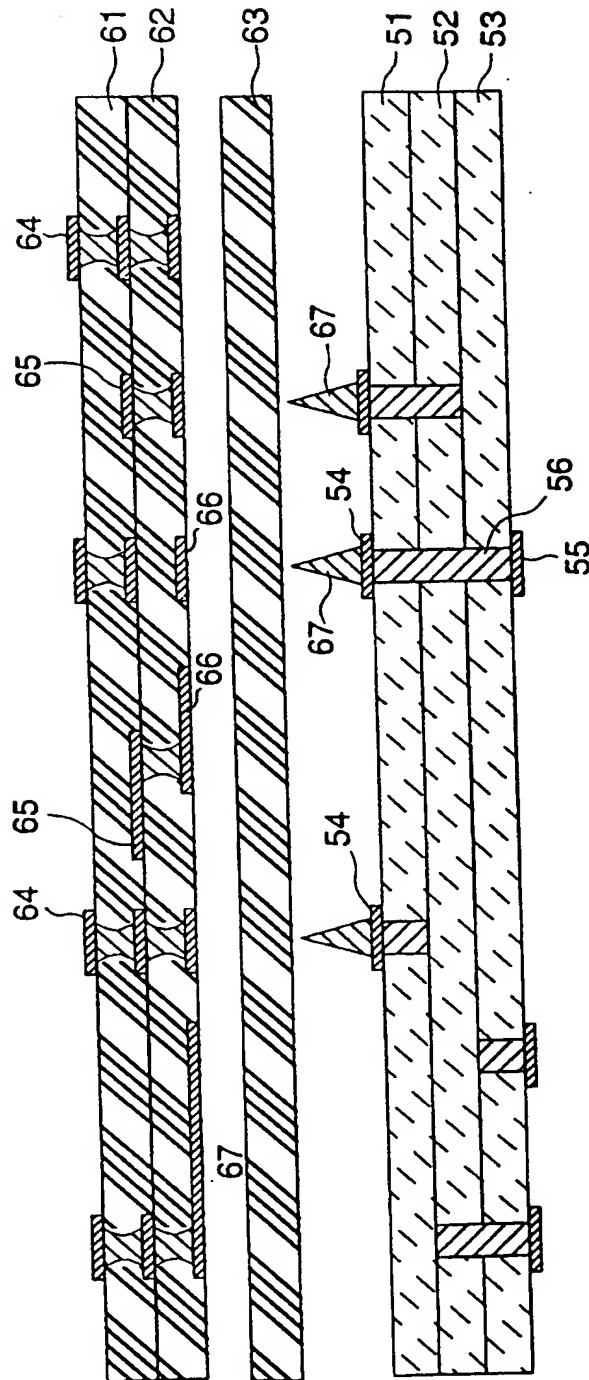


FIG. 19

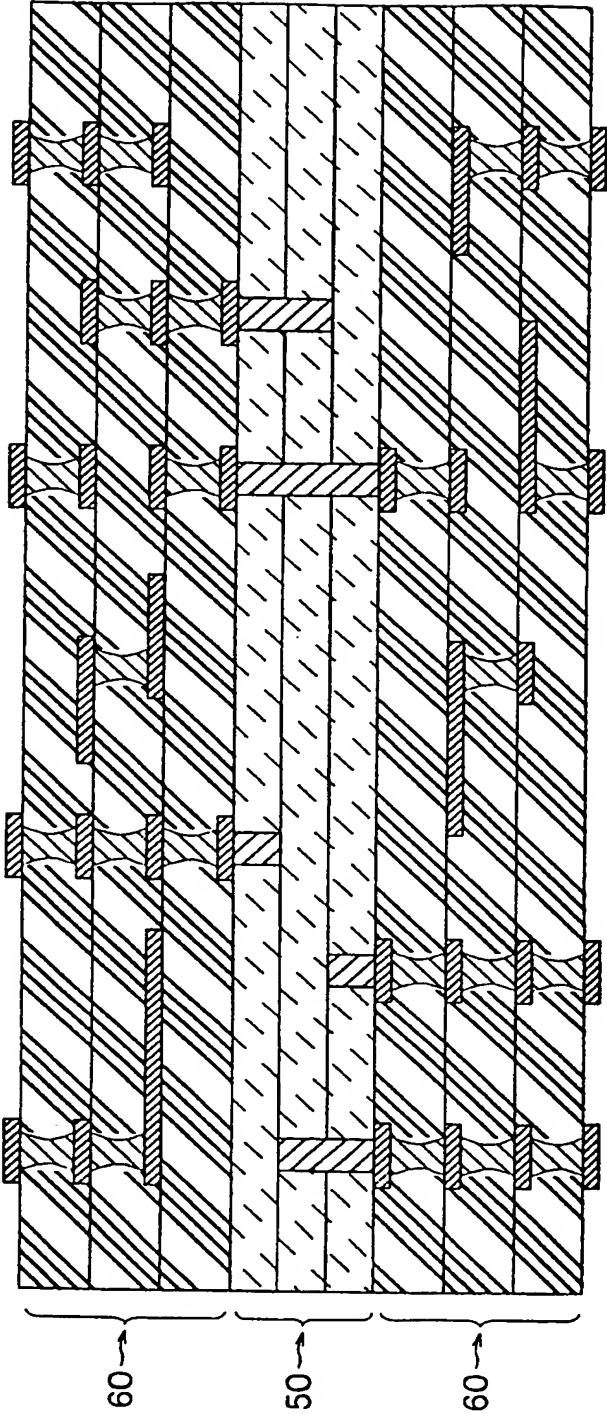


FIG. 20

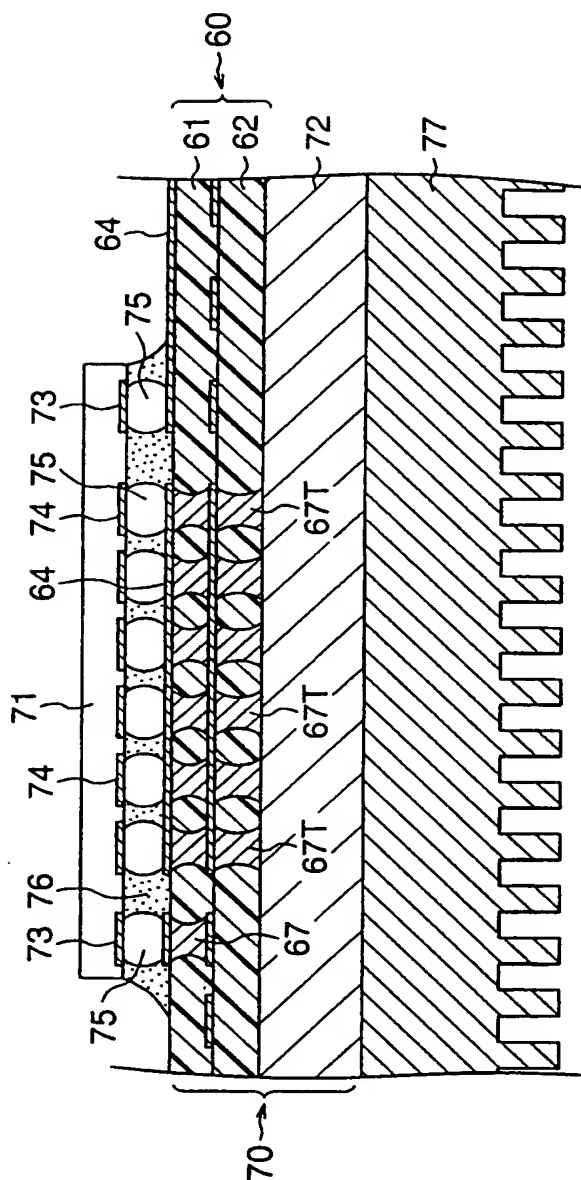


FIG. 22

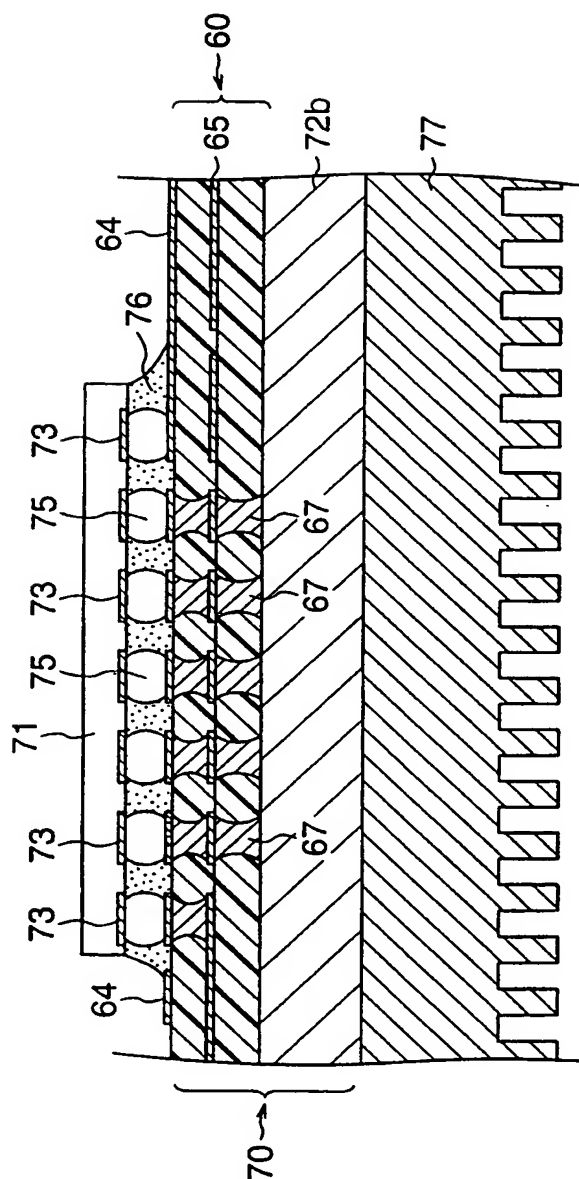


FIG. 23

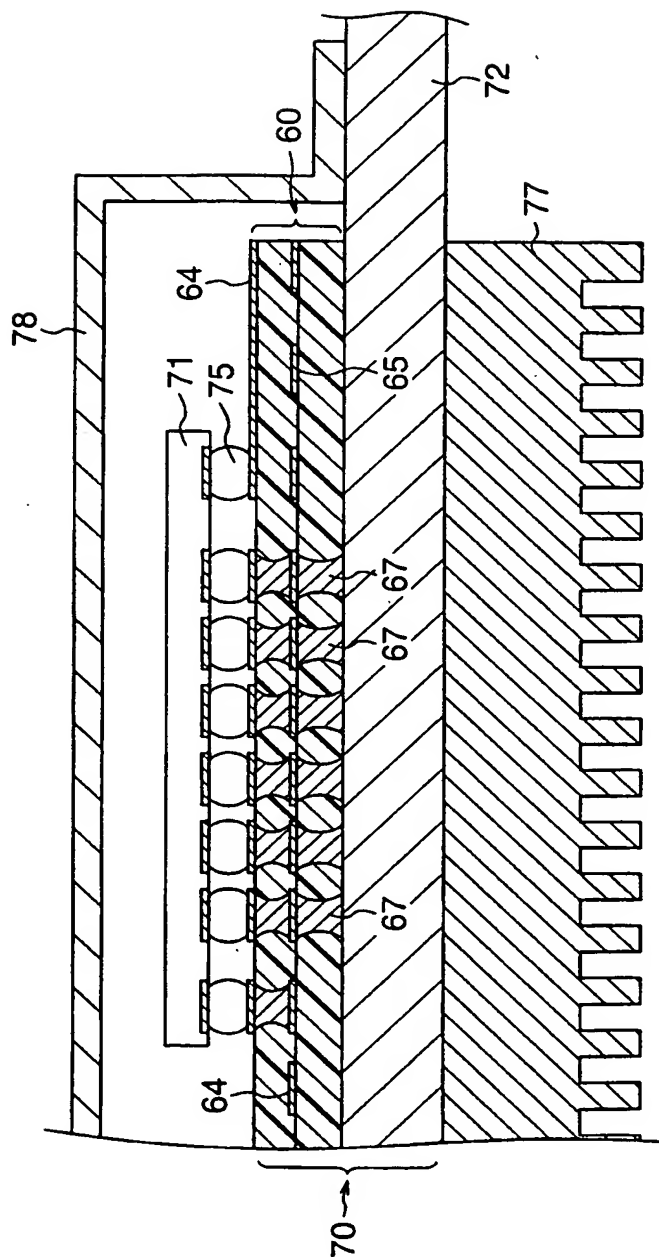


FIG. 24

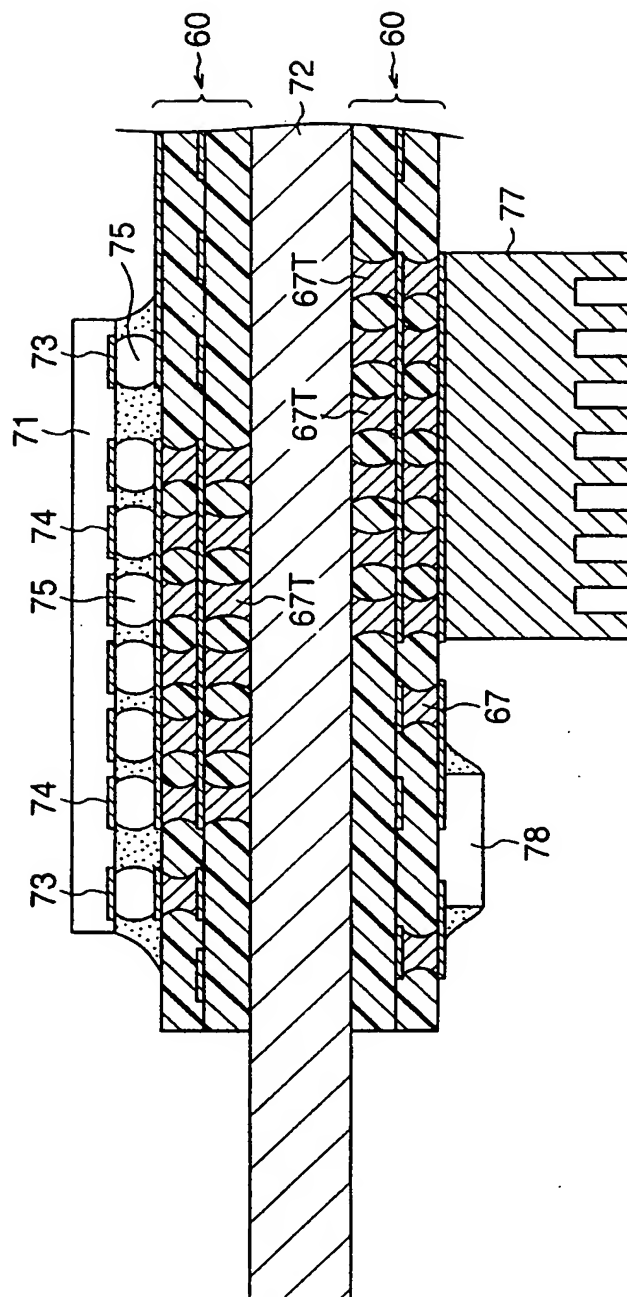


FIG. 25

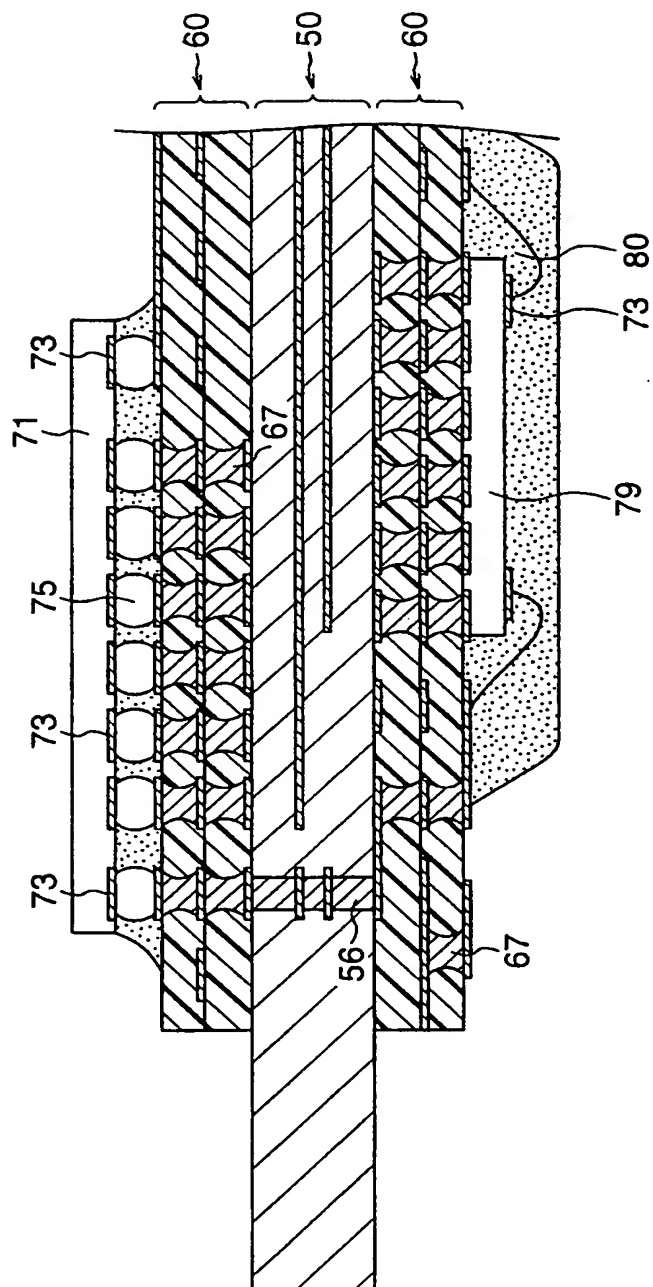


FIG. 26

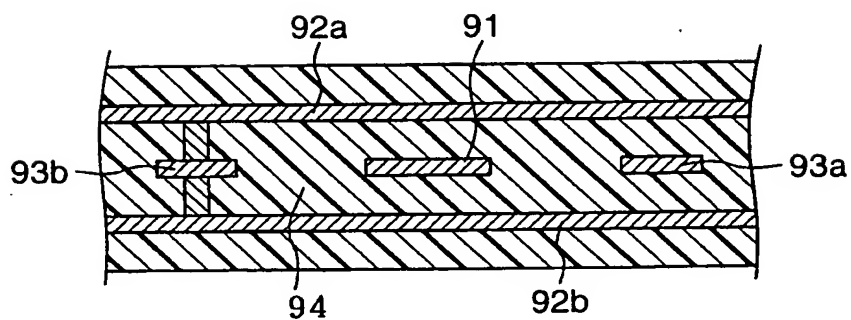


FIG. 27

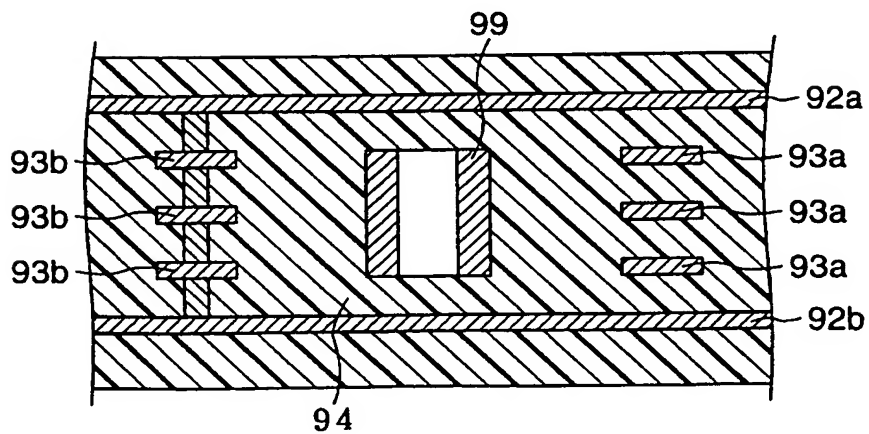
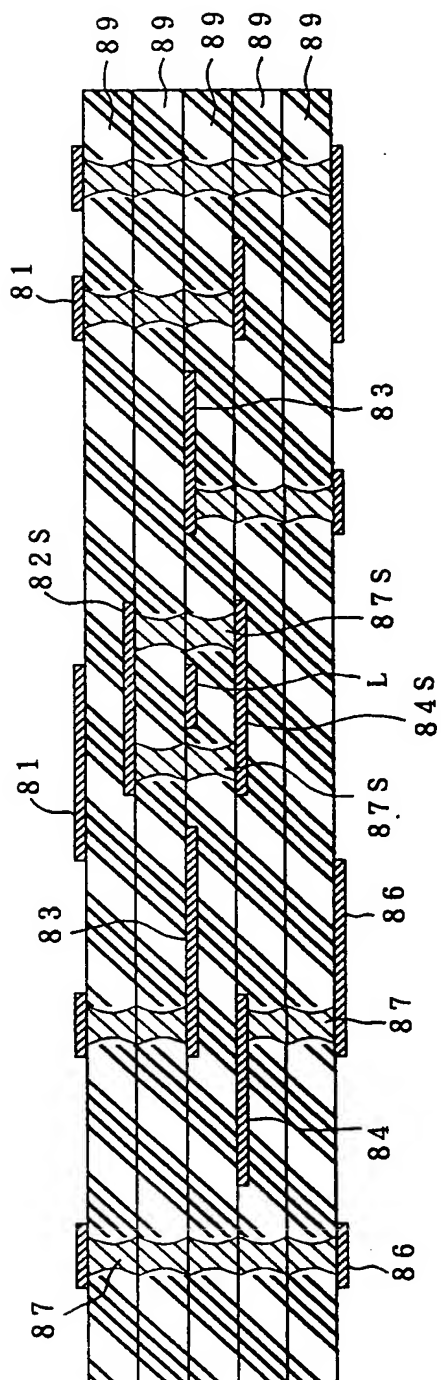


FIG. 28



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP98/01748

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl ⁶ H05K3/46		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) Int.Cl ⁶ H05K3/46, 9/00		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-1998 Kokai Jitsuyo Shinan Koho 1971-1998 Jitsuyo Shinan Toroku Koho 1996-1998		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 8-316686, A (NEC Corp.), November 29, 1996 (29. 11. 96) (Family: none)	1-4, 6-8, 10, 17
Y		5, 9, 11
X	JP, 8-162559, A (NEC Corp.), June 21, 1996 (21. 06. 96) (Family: none)	1-3, 5, 17 4
Y		
X	JP, 7-99397, A (Toshiba Corp.), April 11, 1995 (11. 04. 95) (Family: none)	13-16
X	JP, 8-250827, A (Shinko Electric Industries Co., Ltd.), September 27, 1996 (27. 09. 96) (Family: none)	18, 19, 21-26, 34 17, 20, 32 27-30
Y		
A		
X	JP, 9-23067, A (Toshiba Corp.), January 21, 1997 (21. 01. 97) (Family: none)	31, 33 20, 32
Y		
X	JP, 5-198946, A (The Furukawa Electric Co., Ltd.), August 6, 1993 (06. 08. 93) (Family: none)	31 9, 11, 20, 32
Y		
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search July 9, 1998 (09. 07. 98)		Date of mailing of the international search report July 21, 1998 (21. 07. 98)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP98/01748

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 4-267586, A (NEC Corp.), September 24, 1992 (24. 09. 92) (Family: none)	32

A. 発明の属する分野の分類 (国際特許分類 (IPC))		
Int. Cl. ⁸ H 0 5 K 3 / 4 6		
B. 調査を行った分野		
調査を行った最小限資料 (国際特許分類 (IPC))		
Int. Cl. ⁸ H 0 5 K 3 / 4 6, 9 / 0 0		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1926-1996年 日本国公開実用新案公報 1971-1998年 日本国登録実用新案公報 1994-1998年 日本国実用新案登録公報 1996-1998年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P, 8-316686, A (日本電気株式会社) 29. 11月. 1992 (29. 11. 96) (ファミリーなし)	1-4, 6-8, 10, 17
Y		5, 9, 11
X	J P, 8-162559, A (日本電気株式会社) 21. 6月. 1996	1-3, 5, 17
Y	(21. 06. 96) (ファミリーなし)	4
X	J P, 7-99397, A (株式会社東芝) 11. 4月. 1995	13-16
	(11. 04. 95) (ファミリーなし)	
X	J P, 8-250827, A (新光電気工業株式会社) 27. 9月. 1996	18, 19, 21-26, 34
	(27. 09. 96) (ファミリーなし)	17, 20, 32
Y		27-30
A		
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 先行文献ではあるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 09. 07. 98		国際調査報告の発送日 21.07.98
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 青木俊明 電話番号 03-3581-1101 内線 3425

C (続き). 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP, 9-23067, A (株式会社東芝) 21. 1月. 1997 (21. 01. 97) (ファミリーなし)	31, 33 20, 32
X Y	JP, 5-198946, A (古河電気工業株式会社) 6. 8月. 1993 (06. 08. 93) (ファミリーなし)	31 9, 11, 20, 32
Y	JP, 4-267586, A (日本電気株式会社) 24. 9月. 1992 (24. 09. 92) (ファミリーなし)	32